

Разработка контроллера NAND-Flash памяти

Н.А. Мотин

АО «МЦСТ»

Флэш-память - это энергонезависимая память, которую можно перепрограммировать и стереть под электрическим воздействием. В современном мире твердотельные накопители на основе флэш-памяти типа NAND активно используются в качестве замены жестких дисков из-за их высокой скорости чтения и записи, большой плотности стираемой памяти и энергонезависимости. Однако, для упрощения ее использования ее необходимо применять вместе со специальными устройствами – NAND-контроллерами. Эти микросхемы выполняют основную работу по обслуживанию NAND-Flash: преобразование протоколов и интерфейсов, обнаружение и исправление ошибок, учет разного размера блоков стирания и записи, периодическое обновление записанной информации [1].

В АО «МЦСТ» был спроектирован подобный контроллер, для которого был разработан собственный программный интерфейс. Устройство производит самостоятельную последовательную выборку команд из кольцевого буфера в памяти, доступной по DMA (Direct Memory Access), а затем направляет их к соответствующим исполнительным блокам: DMA-каналу чтения данных, DMA-каналу записи данных и контроллеру ONFI (Open NAND Flash Interface) интерфейса NAND-Flash. Эти блоки осуществляют пересылку информации между внутренними буферами контроллера и соответствующими внешними интерфейсами. Также устройство поддерживает механизм отправки прерываний MSI-X, реализованный в соответствии с PCI (Peripheral Component Interconnect) Local Bus Specification Revision 3.0 [2].

Спецификация интерфейса ONFI устанавливает требования на интервалы установления и удержания управляющих сигналов, значения которых зависят от конкретной модели NAND-Flash [3]. Благодаря введенным специальным регистрам настройки временных диаграмм ONFI, контроллер способен работать со всеми микросхемами, поддерживающими этот интерфейс. Эти регистры доступны для записи в течение всего времени работы контроллера и позволяют указывать в тактах синхросигнала длительности установления и удержания сигналов управления памяти.

В качестве механизма, позволяющего программисту указать последовательность выполнения команд, была введена система тэгирования инструкций, где тэг — число, присваиваемое программистом каждой инструкции. Контроллер же гарантирует, что команды с одинаковым значением тэгов будут выполняться строго в той последовательности, в которой они стоят в программе. Если же тэги инструкций разные, то они могут выполняться одновременно.

Для верификации было разработано тестовое окружение, моделирующее настройку регистров устройства перед использованием, а также модель памяти, в которую производится доступ по DMA. Также был написан транслятор, позволяющий переводить тестовые программы из текстового представления в бинарное, загружаемое перед тестированием в память DMA. В качестве модели микросхемы флэш-памяти в тестовом окружении использовалось RTL-описание NAND-Flash MX30LF1208AA от компании Macronix, загруженное с официального сайта производителя.

Также был проведен синтез контроллера вместе с IP ядром PCIe в пакете Quartus для отладочной платы DE4 на основе микросхемы FPGA STRATIX IV. В нем было использовано 3119 комбинационных логических элементов, 3130 триггеров и 12 блоков памяти. На данный момент ведется работа по созданию модулей кодирования и декодирования кодом BCH, которые позволят производить обнаружение и коррекцию ошибок аппаратными средствами контроллера.

Литература

1. *Rino Micheloni*, 3D Flash Memories. – Dordrecht: Springer, 2016. P. 380.
2. PCI Local Bus Specification Revision 3.0 August 12, 2002
3. ONFI 4.0 Specification, April of 2014