

Разработка модулей локального хранения и обработки информации о дефектах в блоках кэш-памяти процессора с энергонезависимой памятью

М.О. Цой¹, Д.М. Альфонсо²

¹Московский физико-технический институт (национальный исследовательский университет)

²АО «МЦСТ»

Производители микропроцессоров неизменно стремятся осваивать новые технологические нормы, позволяющие создавать чипы с более высокой степенью интеграции. Однако с уменьшением характерного размера элементов возрастает плотность дефектов на изготавливаемых микросхемах, и, как следствие, снижается процент выхода годных [1].

Одним из способов решения этой проблемы являются технологии BIST (Built-In Self-Test) и BISR (Built-In Self-Repair), т.е. аппаратная реализация модулей на кристалле, осуществляющих тестирование (BIST) и компенсацию дефектов (BISR) в функциональных блоках процессора при каждом включении микросхемы [2].

В современных микропроцессорах семейства «Эльбрус» реализованы модули BIST и BISR для тестирования и исправления ошибок в блоках кэш-памяти. Для компенсации дефектов в них встроены запасные столбцы: в случае обнаружения дефекта столбец, содержащий этот дефект, деактивируется, и активируется запасной столбец, компенсируя отключённый столбец с дефектом (технология redundancy) [3].

Однако существуют дефекты, которые могут не проявиться во время тестирования модулем BIST при включении микросхемы, так как они проявляются лишь при определённых внешних условиях, например, при повышенной температуре [4]. Таким образом, поскольку внешние условия могут меняться в ходе работы микропроцессора, возникает необходимость его предварительного тестирования при различных внешних условиях для выявления и исправления всех возможных дефектов. Далее настройки, позволяющие скомпенсировать эти дефекты, должны быть записаны на энергонезависимую память в составе процессора для того, чтобы при его включении нейтрализовать все дефекты, которые могут проявиться в ходе его работы.

Для микропроцессора Эльбрус-16С был реализован модуль, осуществляющий детектирование и компенсацию дефектов в блоках кэш-памяти процессора с использованием информации, записанной в энергонезависимую память. Данный модуль получает необходимую информацию из энергонезависимой памяти, запускает тестирование блоков кэш-памяти и выполняет активацию настроек для компенсации дефектов в этих блоках. Модуль реализует локальное хранение настроек во внутреннем массиве регистров и поддерживает возможность чтения и записи в этот массив по JTAG-интерфейсу. Однако такой модуль использует большое количество внутренних регистров и, как следствие, занимает значительную площадь на кристалле.

С целью уменьшения площади, занимаемой данным модулем на кристалле, было проведено исследование его возможных модификаций для микропроцессора Эльбрус-12С. Были рассмотрены модификации с заменой внутреннего массива регистров на блок памяти, с устранением вспомогательных регистров и с сокращением длины используемой JTAG-цепочки. С учётом всех возможных комбинаций исследованных модификаций на языке описания аппаратуры Verilog были реализованы четыре варианта модуля, проведён их синтез в САПР Synopsys Design Compiler и IC Compiler II и выбран наилучший с точки зрения занимаемой площади вариант – модуль с заменой внутренних регистров на блок однопортовой памяти, предварительным чтением строки памяти перед записью и уменьшенной длиной JTAG-цепочки. По результатам синтеза расчётная площадь, занимаемая модулем в проекте Эльбрус-12С, оказалась примерно в 5 раз меньше площади, занимаемой на кристалле базовым модулем.

Литература

1. *Ma Y., Kan E.C.* Non-Logic Devices in Logic Processes. – Springer, 2017
2. *Bhaskar P.S.N. [et. al.]* Built-In Self-Repair Techniques Of Embedded Memories with BIST for Improving Reliability – IOSR Journal of Computer Engineering, 2019

3. *Альфонсо Д.М., Исаев М.В., Костенко В.О.* Разработка системы тестирования и повышения выхода годной продукции для кэш-памяти микропроцессора, изготовленного по технологическим нормам 28 нм – Москва: Вопросы радиоэлектроники, 2014
4. Tessent Memory BIST Usage Guide and Reference – Mentor Graphics Corporation, 2012