

## Разработка алгоритма адресации в сети-на-кристалле для перспективных микропроцессоров с архитектурой «Эльбрус»

*Е.А. Кичин, Е.С. Кожин, А.С. Кожин*

Московский физико-технический институт (национальный исследовательский университет)  
АО «МЦСТ»

Последнее десятилетие увеличение производительности микропроцессоров достигается не столько за счет увеличения тактовой частоты, сколько за счет увеличения сложности системы, в частности количества ядер, и распараллеливания вычислений на этих ресурсах. Поэтому для эффективного функционирования современных процессоров важна оптимальная организация соединений между элементами системы. Сеть-на-кристалле связывает все части процессора в единое целое, ее характеристики и микроархитектура влияют на производительность системы [1, 2].

Одним из основных микроархитектурных решений при проектировании сети-на-кристалле является выбор алгоритма адресации и формата адресов абонентов. Формат сетевого адреса назначается индивидуально в каждой сети, исходя из ее особенностей, количества абонентов и типа маршрутизации. При неоптимальном выборе адрес может содержать в себе избыточную информацию или быть неудобным для проведения быстрого арбитража в узлах сети. Основными вариантами адресации в сети являются прямая адресация, в которой пакет имеет непосредственно имя/номер абонента назначения, и адресация с использованием вектора смещения (относительная адресация), который описывает алгоритм движения пакета по сети [3].

В современных микропроцессорах семейства Эльбрус [4] применяется прямая адресация в сети-на-кристалле [5]. Она обладает наибольшей гибкостью и применима для сетей с любой топологией, даже для сетей с динамической маршрутизацией. В то же время, для сетей со статической маршрутизацией прямая адресация обладает избыточностью, которая приводит к необходимости проверки таблиц маршрутизации в каждом узле сети для поиска дальнейшего пути прохождения пакета. Это ресурсоемкий процесс сравнения адресов, который замедляет движение пакета по сети и ограничивает достижимую частоту работы коммутаторов сети.

В связи с этим, для перспективных моделей микропроцессоров была спроектирована схема адресации пакетов с использованием вектора смещения. Для этого на языке описания аппаратуры Verilog были разработаны:

- блок вычисления исходного вектора смещения по адресу пакета при его помещении в сеть,
- блок арбитраживания пакетов с учетом новой схемы адресации,
- блок пересчета относительного адреса пакета после прохождения узла сети.

На основе полученного RTL описания был проведен синтез разработанной схемы в САПР Synopsys Design Compiler. По результатам синтеза было отмечено улучшение тайминга, уменьшение площади и количества логических элементов в сравнении с реализацией схемы с прямой адресацией в сети-на-кристалле.

### Литература

1. Хеннесси Д.Л., Паттерсон Д.А. Компьютерная архитектура. Количественный подход. Издание 5-е. - М.: ТЕХНОСФЕРА, 2016.
2. Недбайло Ю.А. Разработка сети-на-кристалле для перспективных многоядерных микропроцессоров. Труды Московского физико-технического института, 2017. Т.9. №. 2 (34).
3. Jerger N.E., Krishna T., Peh L.S. On-chip networks. Synthesis Lectures on Computer Architecture. Т. 12. №. 3. 2017. С. 1-210.
4. Kozhin A.S. et al. The 5th generation 28nm 8-core VLIW Elbrus-8C processor architecture // 2016 International Conference on Engineering and Telecommunication (EnT). – IEEE. 2016. PP. 86–90.

5. *Кожин А.С., Сахин Ю.Х.* Коммутация соединений процессорных ядер с общим кэшем третьего уровня микропроцессора "Эльбрус-4С+" // Вопросы радиоэлектроники. 2013. №. 3. С. 5–14.