

Московский физико-технический институт  
(государственный университет)  
Факультет радиотехники и кибернетики  
кафедра информатики и вычислительной техники

**Разработка модуля самотестирования  
канала оперативной памяти для  
применения в микропроцессорах Эльбрус**

Выпускная квалификационная работа  
(бакалаврская работа)

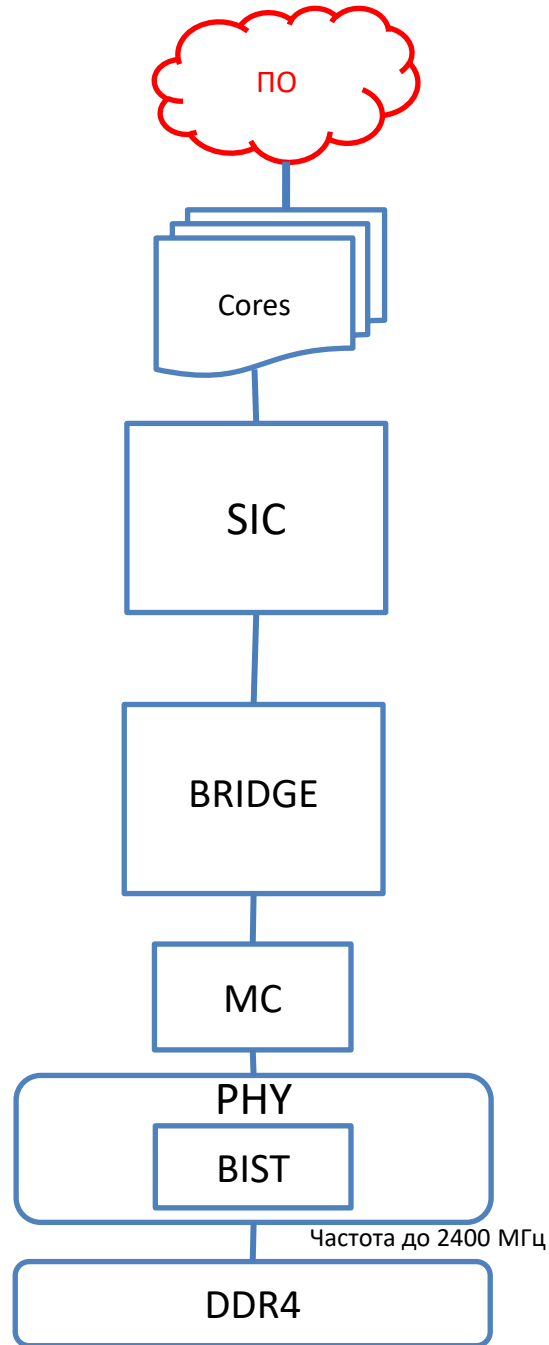
Студент: Поготовский П.Н.  
Научный руководитель: Петров И.А.

Москва, 2020

## **Область применения механизмов самотестирования канала оперативной памяти**

- Настройка параметров каналов физического уровня
- Получение численных характеристик, отражающих работоспособность канала
- Оценка надёжности канала оперативной памяти

# Методы тестирования канала оперативной памяти МП Эльбрус-8СВ



- Общепринятые тесты оперативной памяти (ОП), например Memtest64  
— Зависимость от работоспособности вычислительных ядер
- Тест памяти для аттестации вычислительных комплексов, разработанных в МЦСТ  
— Зависимость от платформы
- Анализ канала ОП осциллографом, получение глазковой диаграммы с помощью встроенного в физуровень DDR4 модуля самотестирования памяти (BIST)  
— IP от Synopsys

Элементы структурной схемы процессора Эльбрус - 8СВ:

SIC – контроллер системных обменов

PHY – физуровень DDR4, IP от Synopsys

MC – контроллер оперативной памяти

ПО – программное обеспечение

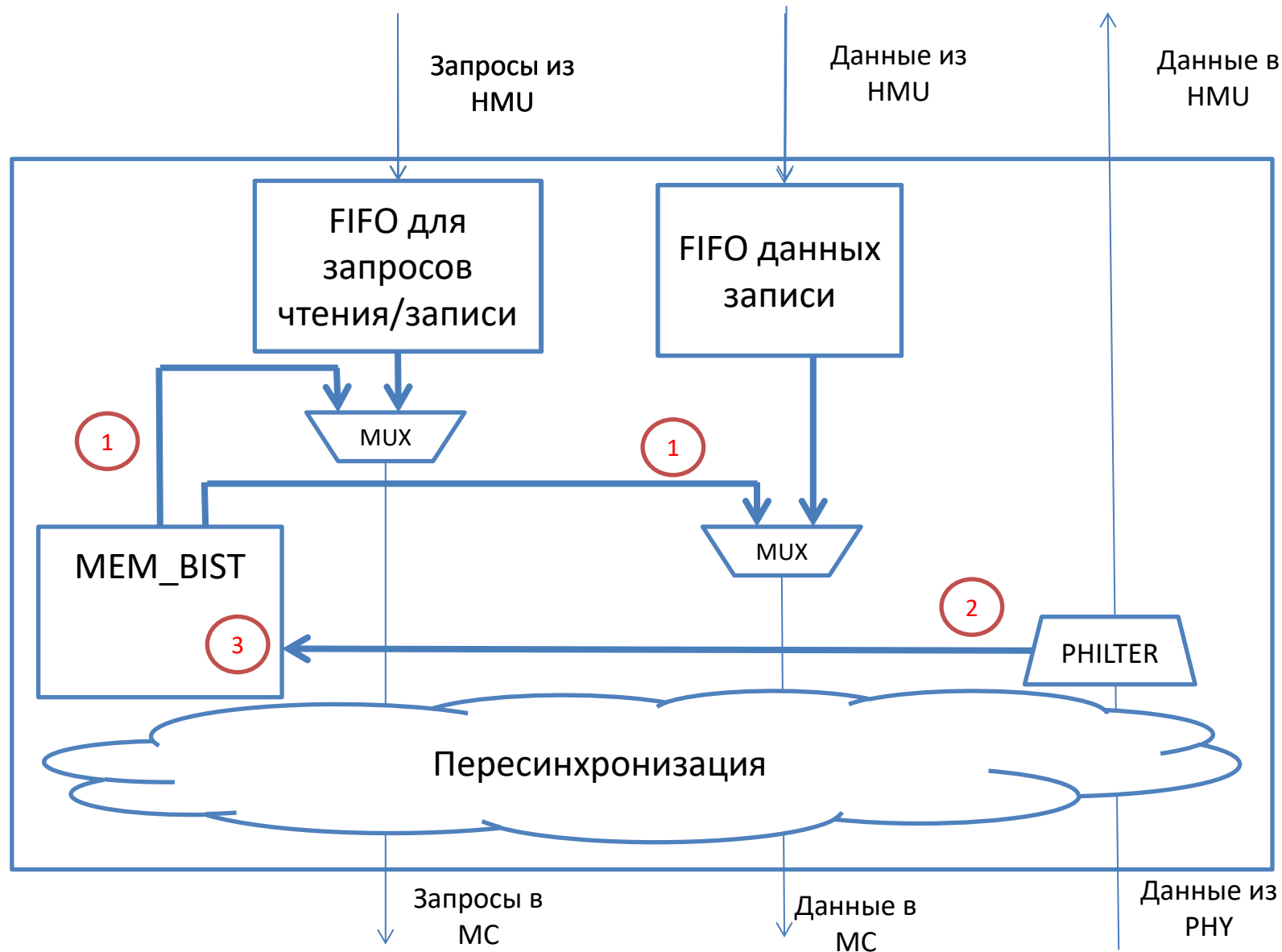
## Цель работы

Разработка модуля самотестирования канала оперативной памяти (MEM\_BIST) для применения в микропроцессорах семейства Эльбрус

Задачи:

- Определение месторасположения модуля MEM\_BIST в составе микропроцессора
- Разработка структуры, интерфейсов и алгоритма работы модуля
- Генерация тестовых воздействий
- Детектирование ошибок в считанных данных

# Интеграция модуля MEM\_BIST в bridge



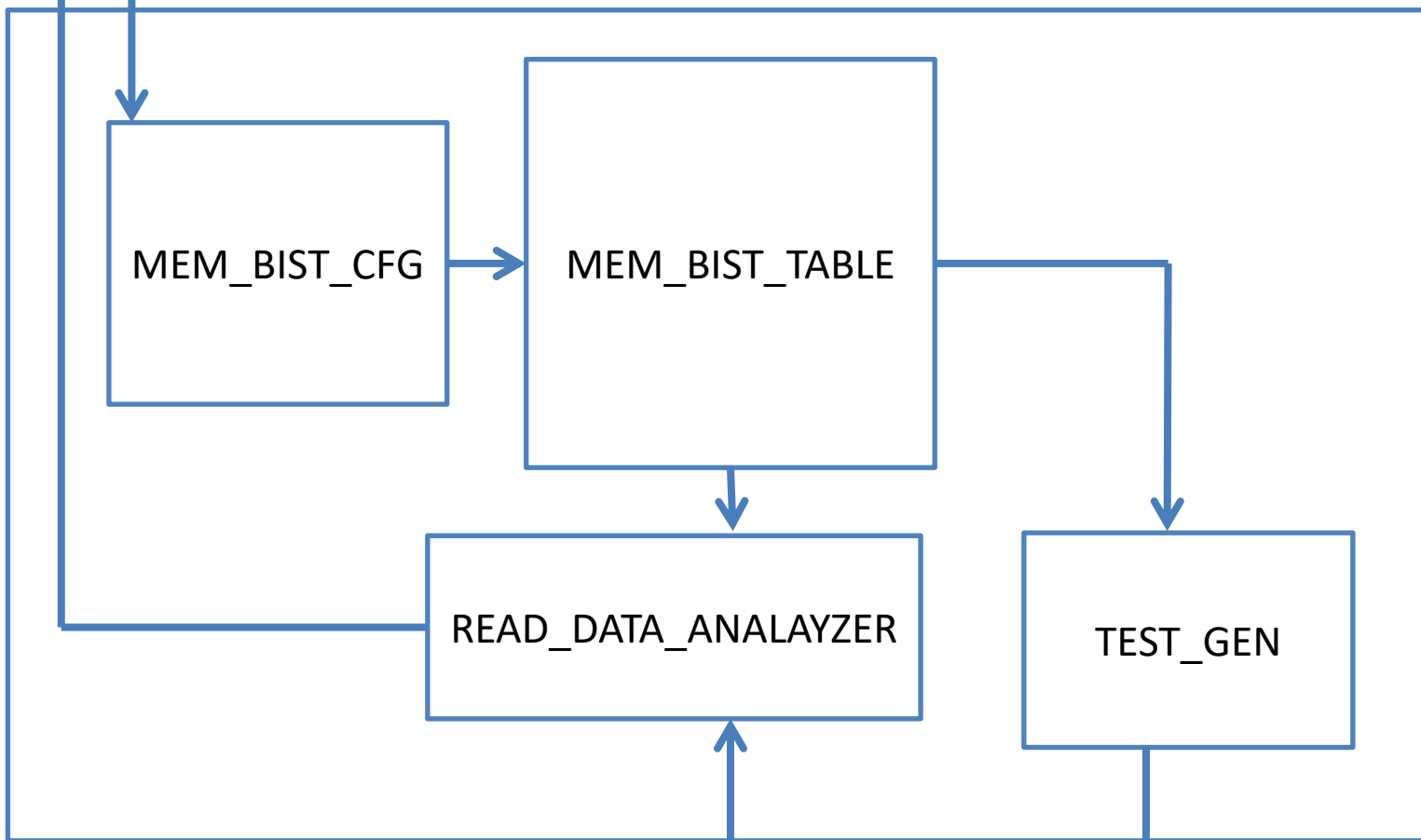
## Модуль BRIDGE после интеграции MEM\_BIST

Этапы работы MEM\_BIST:

- 1.** Генерация тестовых воздействий в виде записи паттернов данных по заданным адресам памяти
- 2.** Получение тестового отклика в виде считанных данных
- 3.** Сравнение считанных данных с данными, которые были записаны

# Структура модуля MEM\_BIST

Конфигурационный  
интерфейс



MEM\_BIST\_CFG – модуль обработки конфигурационных данных

MEM\_BIST\_TABLE – таблица для хранения конфигурационных данных

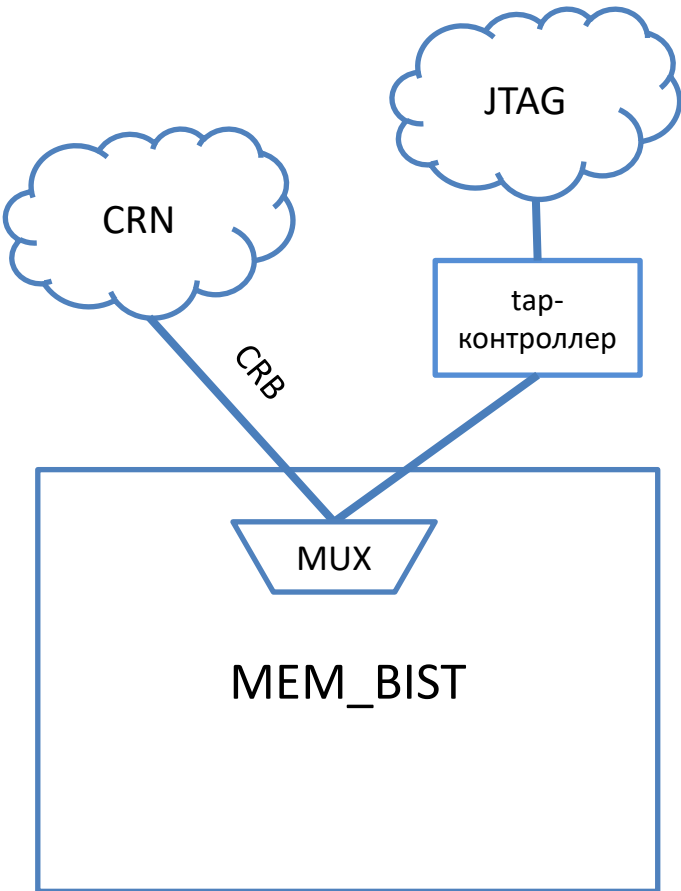
TEST\_GEN – модуль генерации тестовых воздействий

READ\_DATA\_ANALYZER – модуль обработки считанных из ОП данных

Считанные  
данные

Тестовые  
воздействия

# Интерфейсы настройки модуля MEM\_BIST



Интерфейс CRB:

- Настройка MEM\_BIST для запуска теста канала оперативной памяти программой начального старта либо ОС

Интерфейс JTAG:

- Настройка MEM\_BIST для запуска теста канала оперативной памяти без задействования ядер микропроцессора:
  - Экономия времени тестирования

CRN (Configuration Register Network) – сеть доступа к конфигурационным регистрам

CRB (Configuration Register Bus) – интерфейс взаимодействия с CRN

# Таблица MEM\_BIST\_TABLE

Формат строки таблицы:

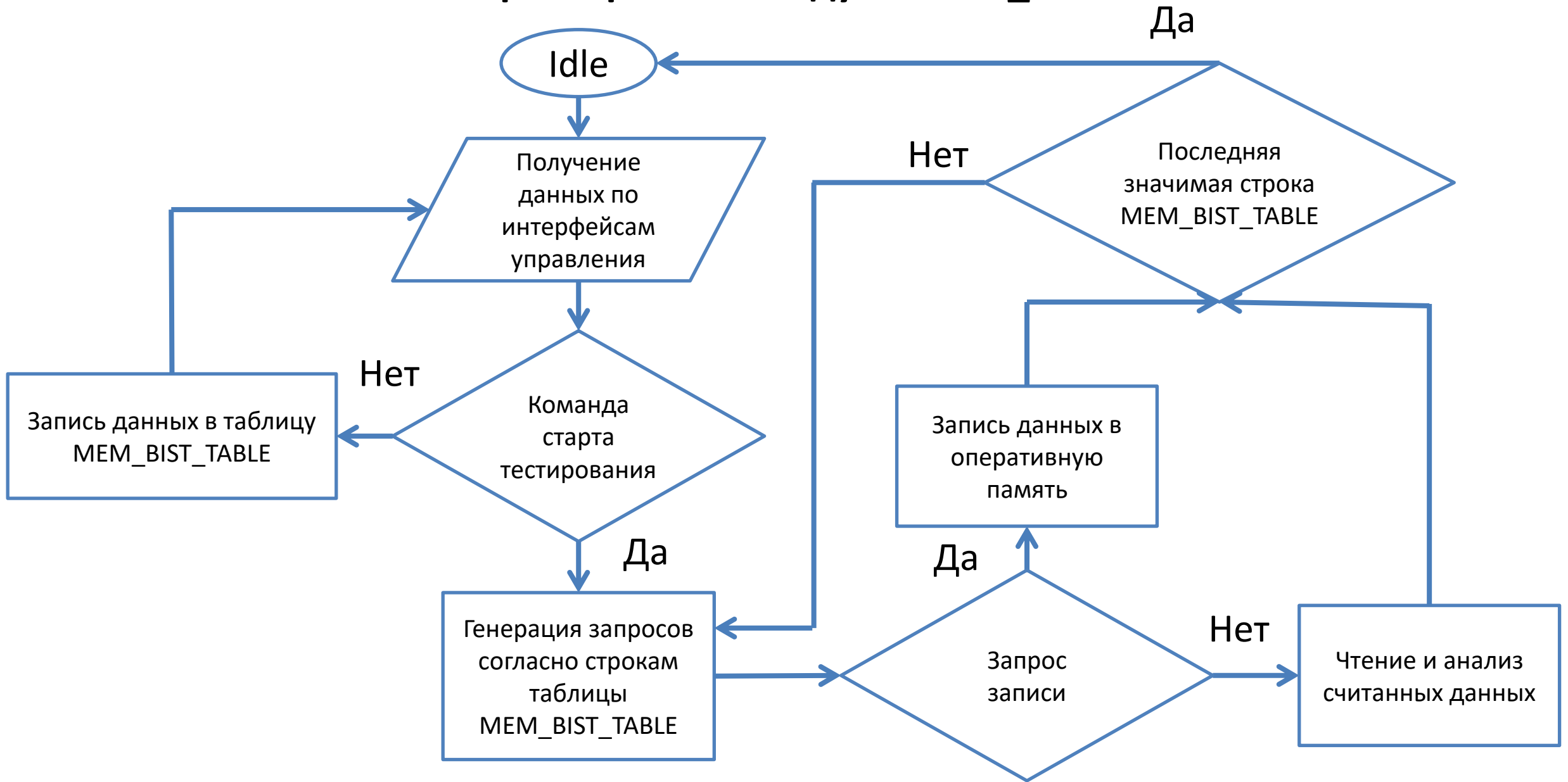
IterCnt [15 : 0]	AddrIncr [15 : 0]	InfiniteRun	StopMaxAddr	Addr [34:0]	Cop	Size	Loop_start	Loop_end	DataPattern [4 : 0]	Data [511 : 0]
---------------------	----------------------	-------------	-------------	----------------	-----	------	------------	----------	------------------------	-------------------

- IterCnt – число итераций в цикле
- AddrIncr - увеличение адреса при переходе к следующей итерации цикла
- InfiniteRun – признак бесконечной запуски зацикленной последовательности
- StopMaxAddr – признак остановки бесконечного запуски при достижении максимального возможного адреса памяти
- Addr – адрес оперативной памяти, по которому должна быть произведена операция чтения записи
- Cop - код операции
- Size - размер операции (32/64 В)
- loop\_end - команда конца цикла
- loop\_start - команда начала цикла
- DataPattern – шаблон данных
- Data – поле пользовательского паттерна данных

Таблица построена на основе SRAM-памяти.



# Алгоритм работы модуля MEM\_BIST



# Генерация тестовых воздействий

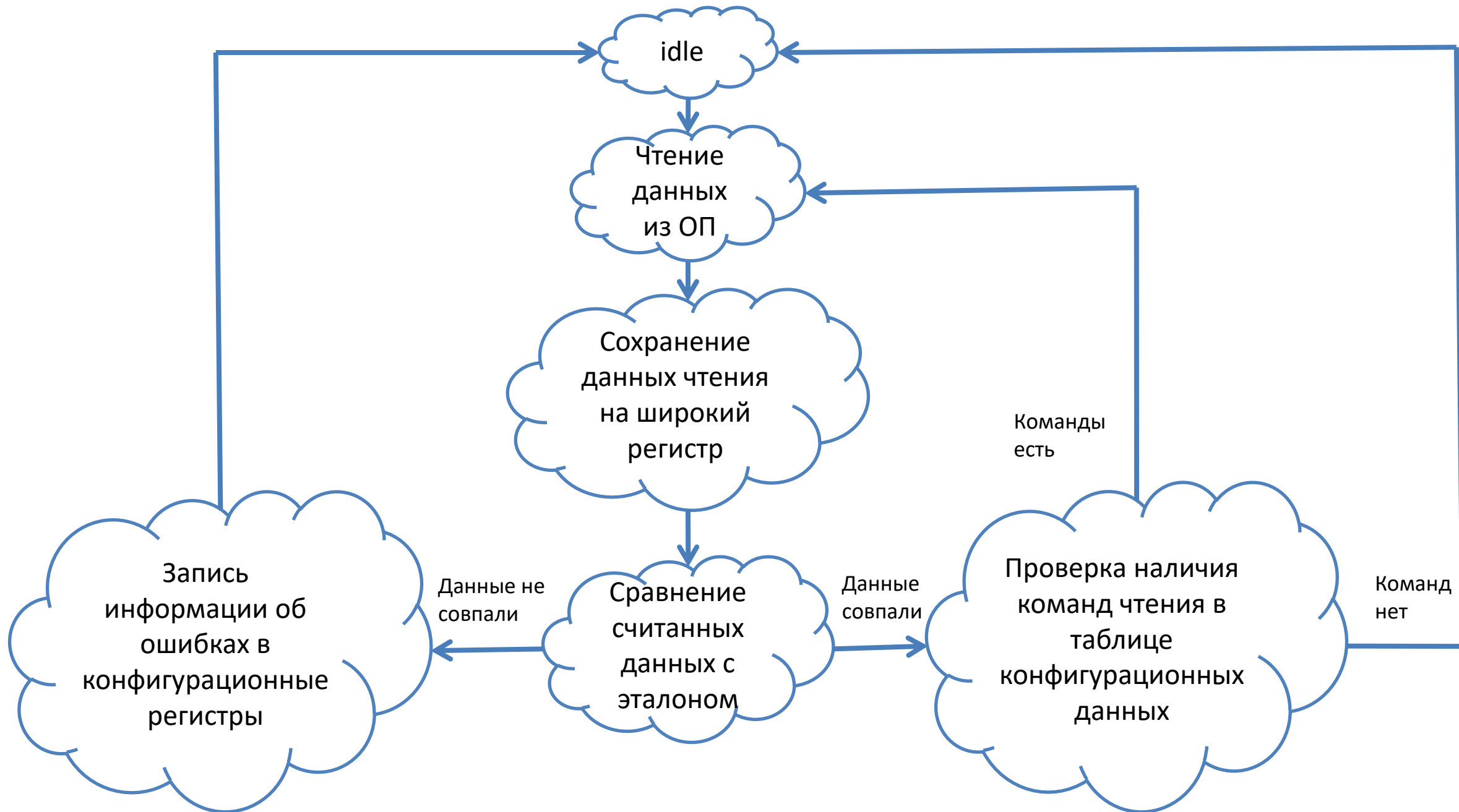
Использование различных паттернов

- Паттерн «Бегущий 0»
- Паттерн «Бегущая 1»
- Паттерн random – чтения/записи случайных данных по случайным адресам
- Паттерн «Все 0»
- Паттерн «Все 1»
- Пользовательский паттерн

Использование циклов

- Ограничение по числу итераций
- Ограничение по объёму оперативной памяти

# Детектирование ошибок в считанных данных



## Результаты работы

- Разработано RTL-описание модуля самотестирования
- Разработана структура, интерфейсы и алгоритм модуля
- Реализован функционал генерации тестовых воздействий и детектирования ошибок в считанных данных
- Начата отладка устройства в составе МП Эльбрус - 12С