

**Подход к верификации кэш-памяти второго уровня,
функционирующей в составе NUMA-системы**

В.Н. Куцевол^{1,2}, И.А. Стотланд²

¹ Московский физико-технический институт

² ЗАО «МЦСТ»

Сложность NUMA-системы [1] делает невозможной ее проверку средствами формальной верификации [2] из-за комбинаторного взрыва числа возможных состояний системы с возрастанием ее сложности [3]. Основным инструментом функциональной верификации является системная верификация, в цели которой входит моделирование и тестирование вычислительного комплекса, как единого целого. Однако из-за ограниченности ресурсов тестирование становится неполным. Системная верификация дополняется автономной, тестирующей отдельно взятые устройства.

Кэш-память второго уровня (L2-кэш) — одно из наиболее сложных устройств подсистемы памяти. Основным методом, применяемым к такого рода устройствам, является верификация через избыточность [2], при которой устройство функционирует в рамках специально разработанной тестовой системы. Проверка корректности работы верифицируемого устройства осуществляется на эталонной модели, либо с помощью системы встраиваемых проверок (чекеров). Ввиду трудности создания эталонной модели L2-кэша, был выбран второй метод. Для генерации воздействий, приближенных к реальным, в тестовой системе необходимо реализовать имитаторы устройств, взаимодействующих с L2 (L1 и L3- кэш, оперативная память, системный коммутатор), а также поддержать имитацию многопроцессорной системы. Для решения этих задач была создана гибридная тестовая система, включающая в себя верифицируемый L2-кэш, высокоуровневую модель подсистемы памяти на языке C++ и связующие модули. На модель возлагаются функции имитации работы подсистемы памяти нескольких процессоров, в которой вместо модельного L2-кэша одного из процессоров включается тестируемый. Исходные воздействия на тестовую систему представляют собой обращения процессорных ядер в память в ассемблерном формате.

Модель основана на принципах, схожих симулятором сетевых систем M5 [4]:

- объектно ориентированной структура, обеспечивающая модульность, гибкость и легкую конфигурируемость системы;

- дискретная событийная инфраструктура, позволяющая организовать внутреннюю машину состояний для каждого устройства;
- унифицированные пакетные внутренние и внешние интерфейсы

Симуляция представляет собой набор объектов, с внутренними машинами состояний, переходы в которых производятся при получении или отправке пакетов, соответствующих реальному протоколу. В результате работы модели генерируются тестовые воздействия на верифицируемое устройство, а также проверяется корректность его работы. Такой подход позволяет создавать направленные воздействия на L2-кэш, необходимые для его всесторонней верификации. Кроме того, гибкость и прозрачность функционирования такой системы позволяет производить исследовательскую работу по выявлению оптимальных конфигураций и режимов работы подсистемы памяти в целом и L2-кэша в частности. Поскольку моделируется работа всей подсистемы памяти, описанный метод может быть использован для верификации каждого отдельно взятого ее устройства.

Описанная тестовая система использовалась для верификации кэш-памяти второго уровня вычислительных комплексов на базе микропроцессора «Эльбрус».

Литература

- [1] J. L. Hennessy, D. A. Patterson Computer Architecture: A Quantitative Approach 3rd edition.– Morgan Kaufmann.– 2002.
- [2] Lam, W. K. Hardware Design Verification: Simulation and Formal Method-Based Approaches.– 2005.
- [3] Ю.Г.Карпов. Model Checking. Верификация параллельных и распределенных программных систем.– БХВ-Петербург.– 2010.
- [4] The gem5 Simulator System. URL: <http://www.m5sim.org>.