

Разработка быстродействующего блока памяти с ассоциативной выборкой

Ю.М. Потовин, С.А. Соин

Национальный исследовательский университет
«МИЭТ»

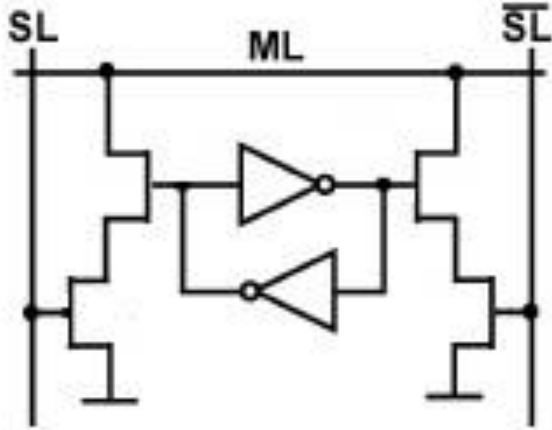
ОАО «ИНЭУМ им. И.С. Брука»



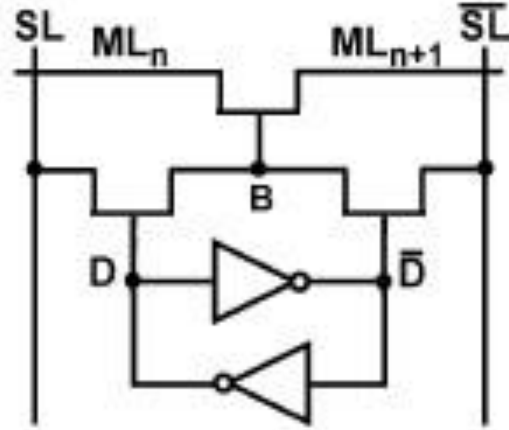
Содержание

- Введение
- Ассоциативная часть
- Числовая часть
- Топологическая реализация
- Исследование характеристик
- Заключение

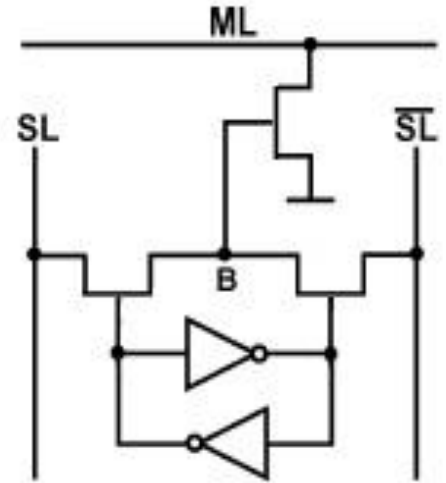
Введение



10T-NOR



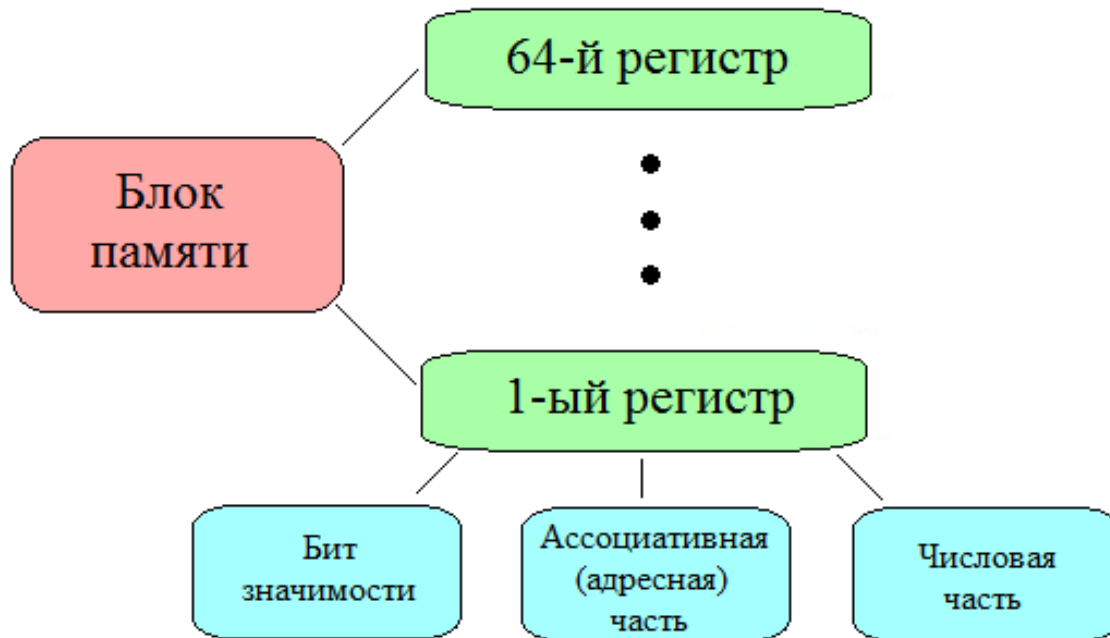
9T-NAND



9T-NOR

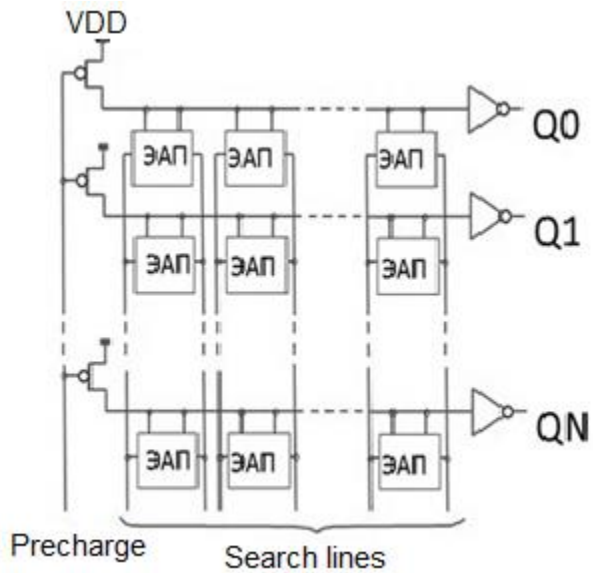
Введение

Структурная схема



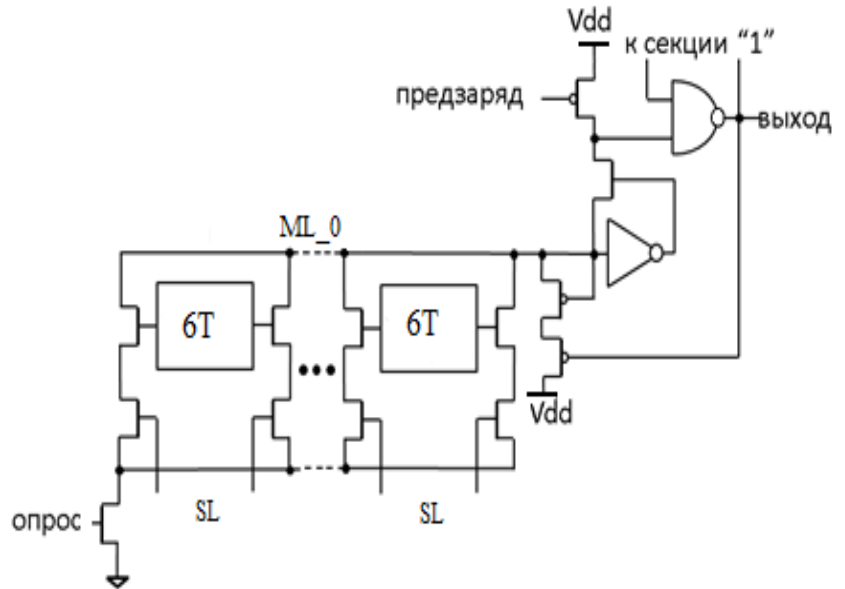
- ❑ Запись в блок по номеру регистра
- ❑ 2 режима обнуления битов значимости
- ❑ Выдача числовой части регистра при совпадении адресов
- ❑ Выдача сигнала при совпадении адресов

Ассоциативная часть



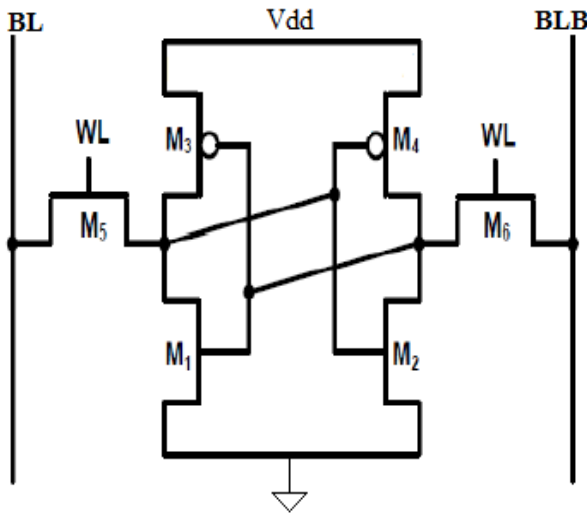
Классический вариант

Используемый вариант

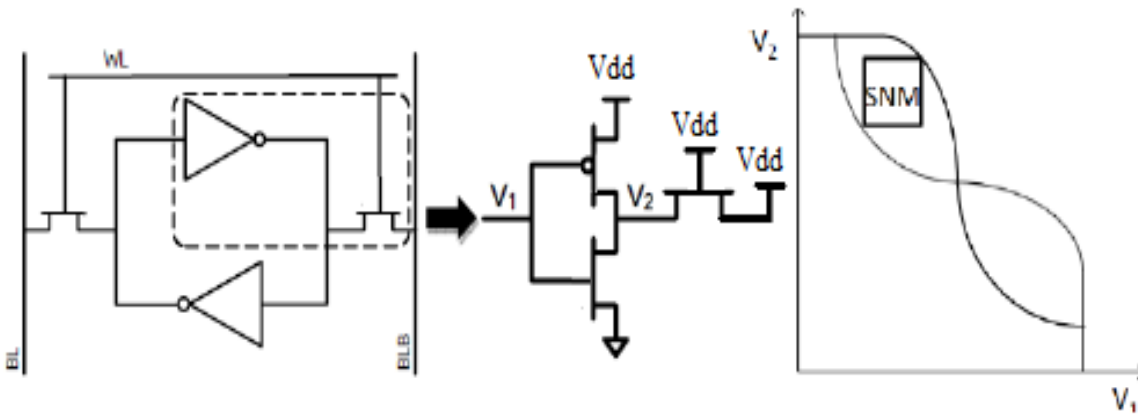
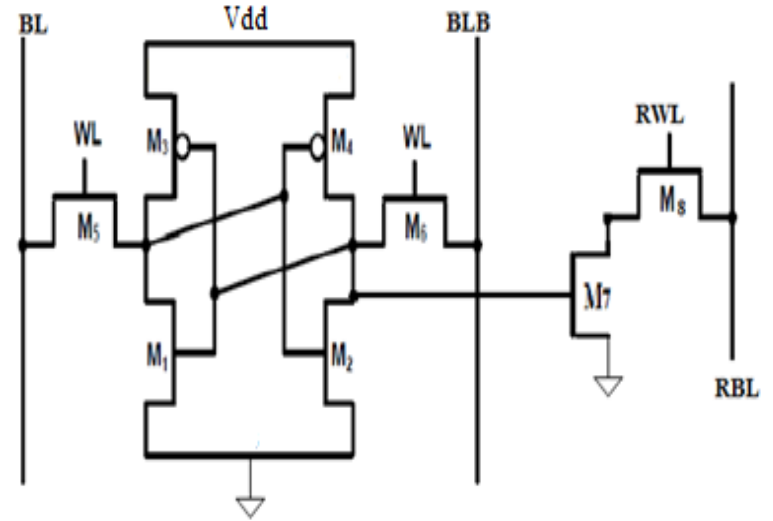


Числовая часть

Классическая реализация (6Т)

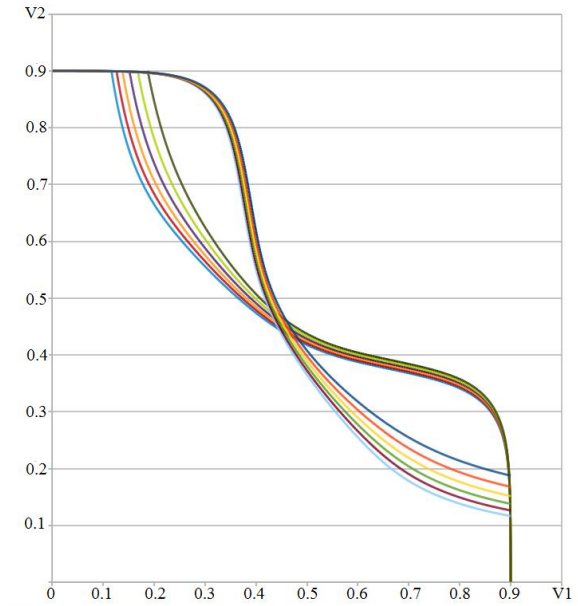


Используемое решение (8Т)

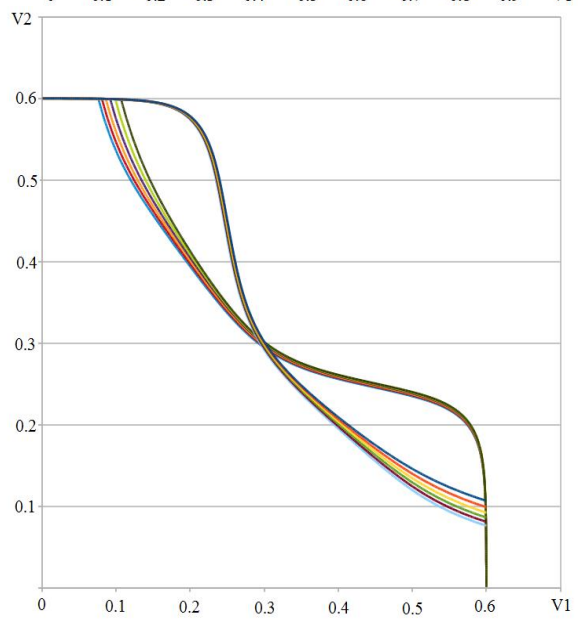


Метод определения статического запаса помехоустойчивости при считывании (Read Static Noise Margin)

Статический запас помехоустойчивости



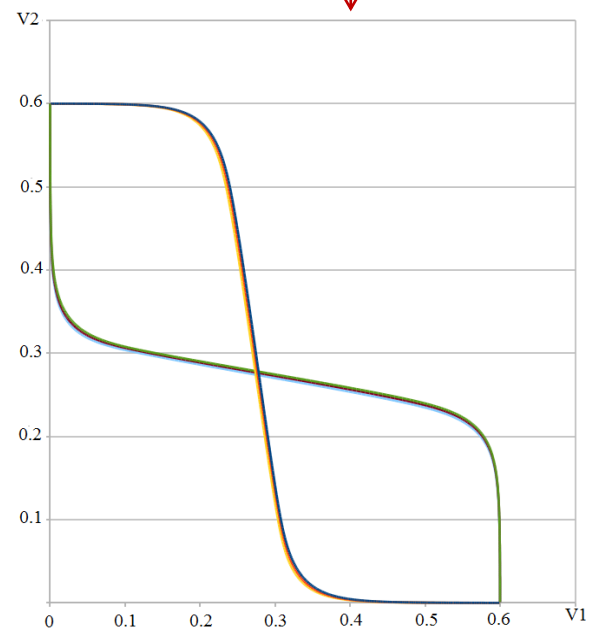
6T.
Vdd=0.9V



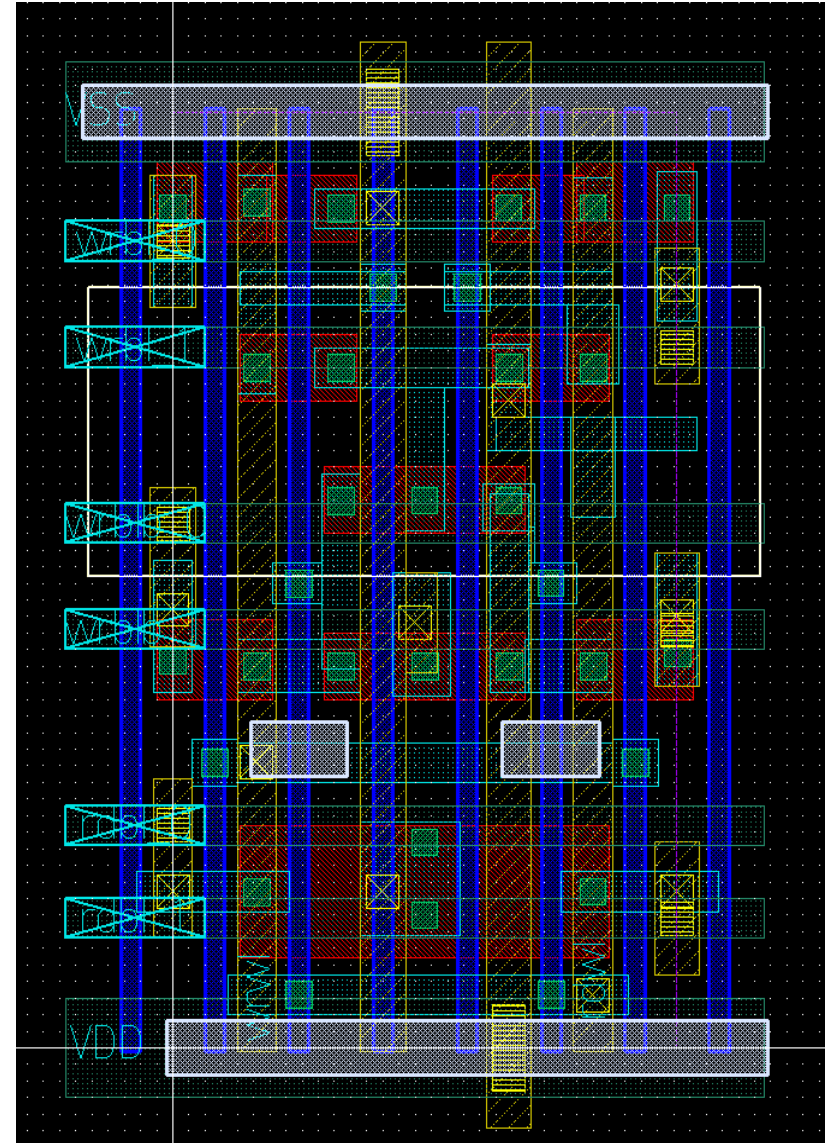
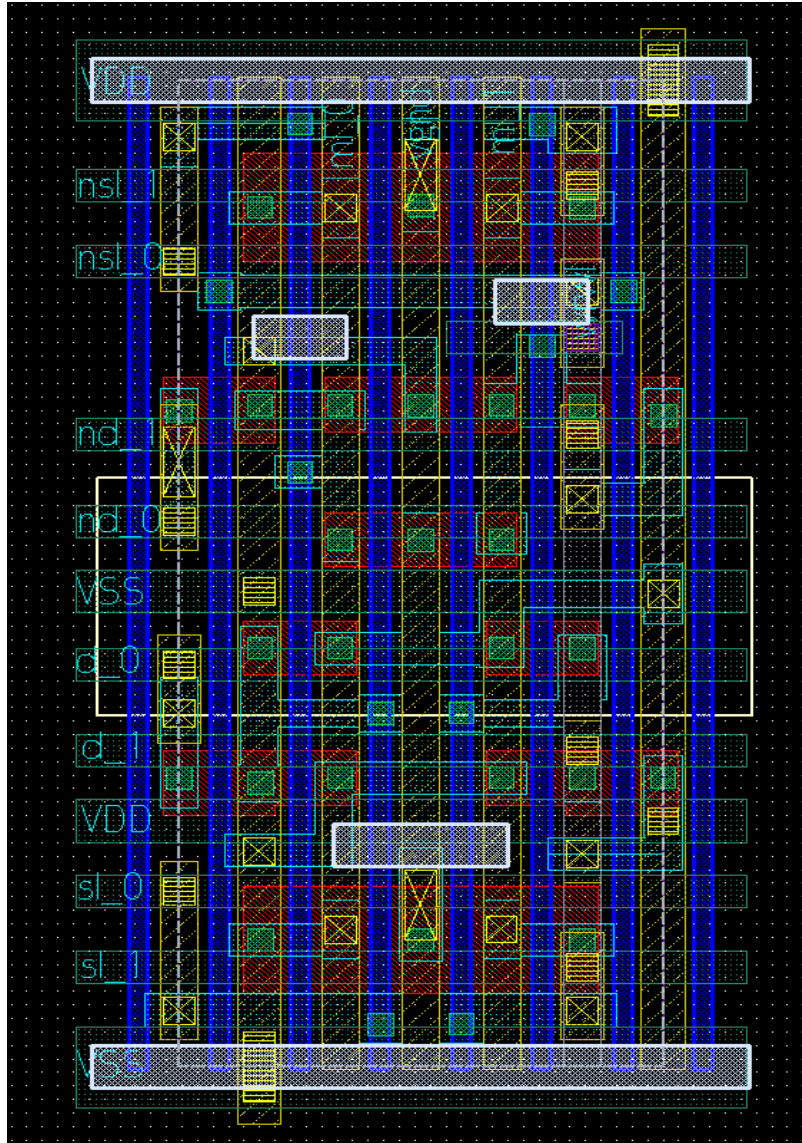
6T.
Vdd=0.6V



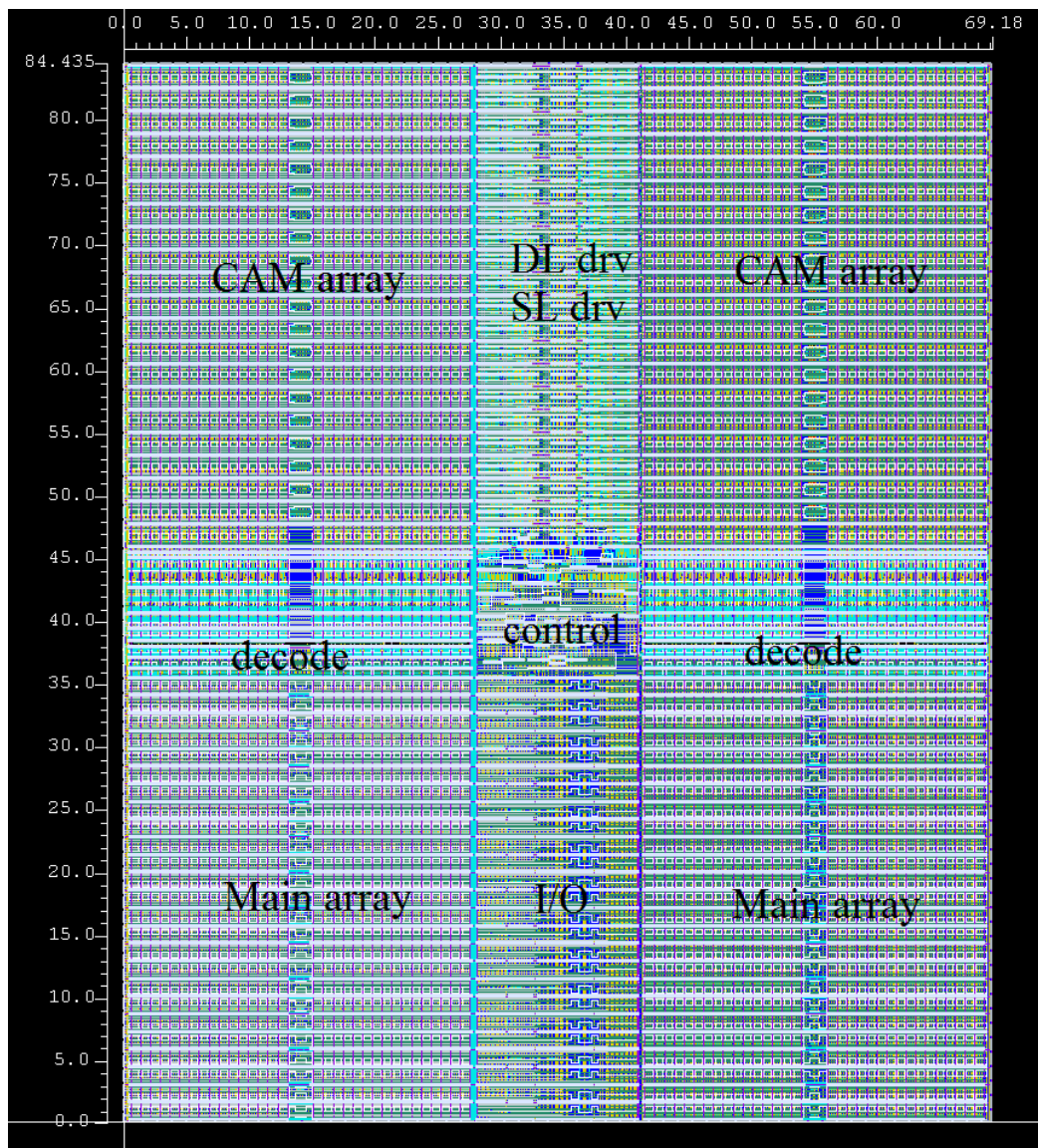
8T.
Vdd=0.6V



Топологическая реализация

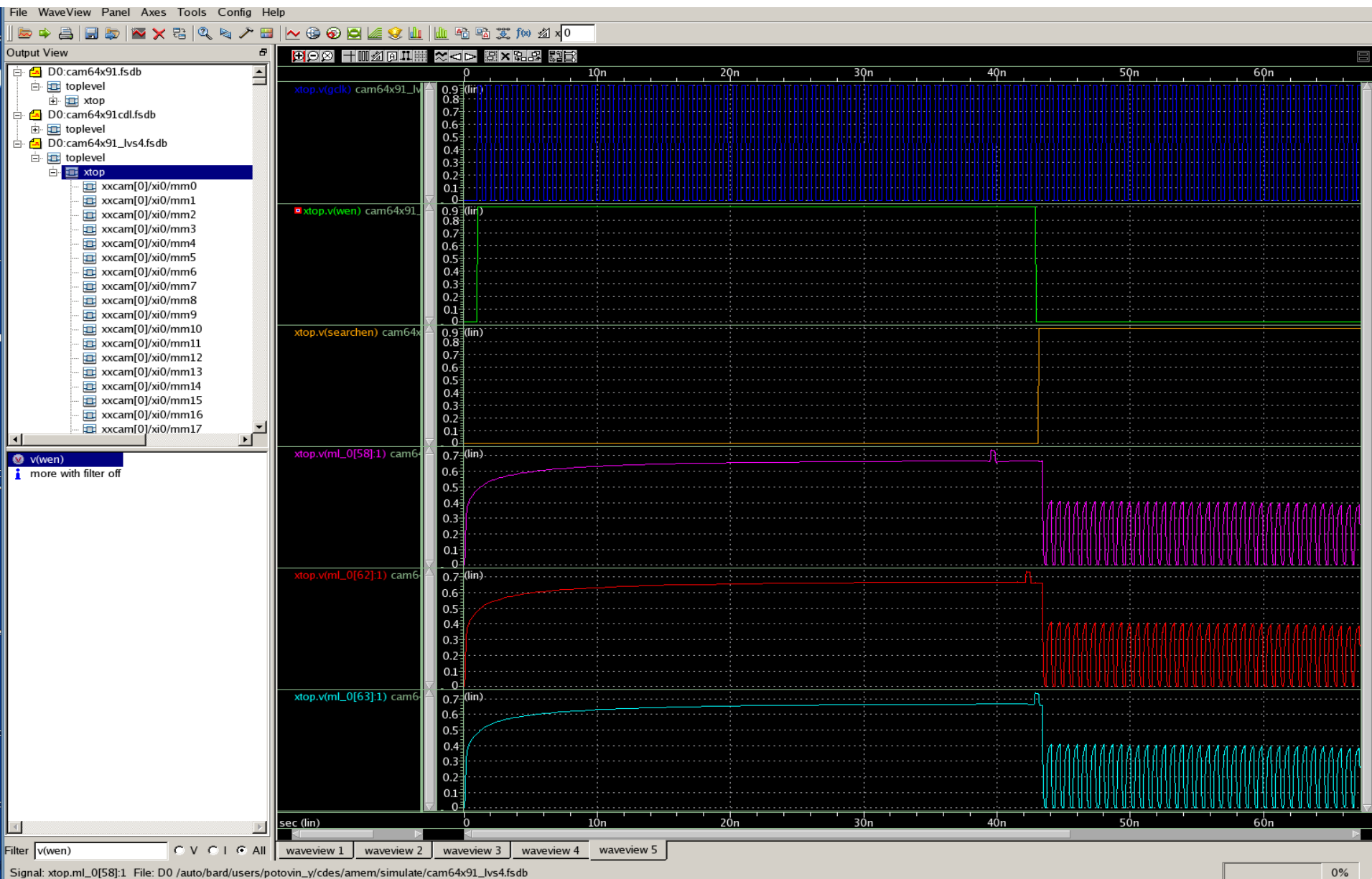


Топологическая реализация

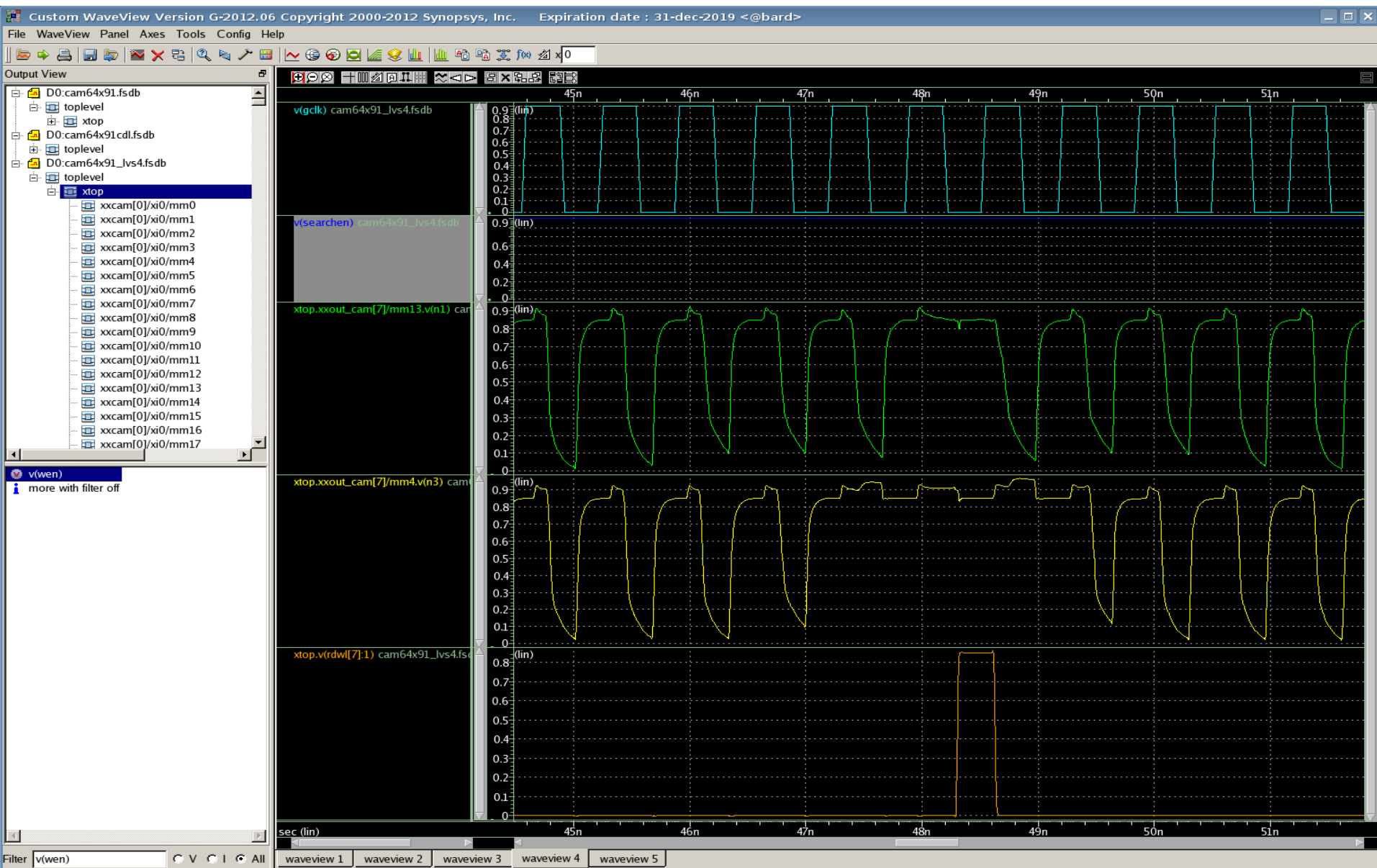


Направление шин:
WL, ML, RWL -
вертикальное,
параллельно
затворам.
SL, DL, BL, BLB —
горизонтальное.

Исследование характеристик



Исследование характеристик



Заключение

Использование предложенных схемотехнических решений позволило:

- Уменьшить мощность ассоциативной части блока в 4 раза
- Увеличить помехоустойчивость числовой части.
- Избавиться от усилителей считывания, увеличить общую надежность блока.

Характеристики блока

Кол-во регистров	Разрядность (адрес /число)	Размеры, мкм	Частота (в углу tt), ГГц	Кол-во слоев металла	Мощность, мВт
64	41/50	70x85	1,5	5	11