

Московский физико-технический институт
(государственный университет)
Факультет радиотехники и кибернетики
Кафедра информатики и вычислительной техники

Выпускная квалификационная работа
на соискание степени магистра прикладных
математики и физики

Разработка контроллера SD Host в составе микросхемы южного моста

Студент: Прошкин Дмитрий, группа 816
Научный руководитель: Фельдман В. М.

Цель работы

Разработать контроллер SD Host со следующими характеристиками:

1. Поддержка обращений в контроллер в режиме процессорных запросов (PIO) и запросов прямого доступа в память (DMA)
2. Поддержка работы в режиме «High Speed» с максимально возможной частотой в данном режиме 50МГц и напряжением питания 3.0В
3. Максимальный объем блока передаваемых данных не более 512 байт
4. Прием и передача данных на внешнем интерфейсе в режимах x1/x4

Место SD Host контроллера в общей системе

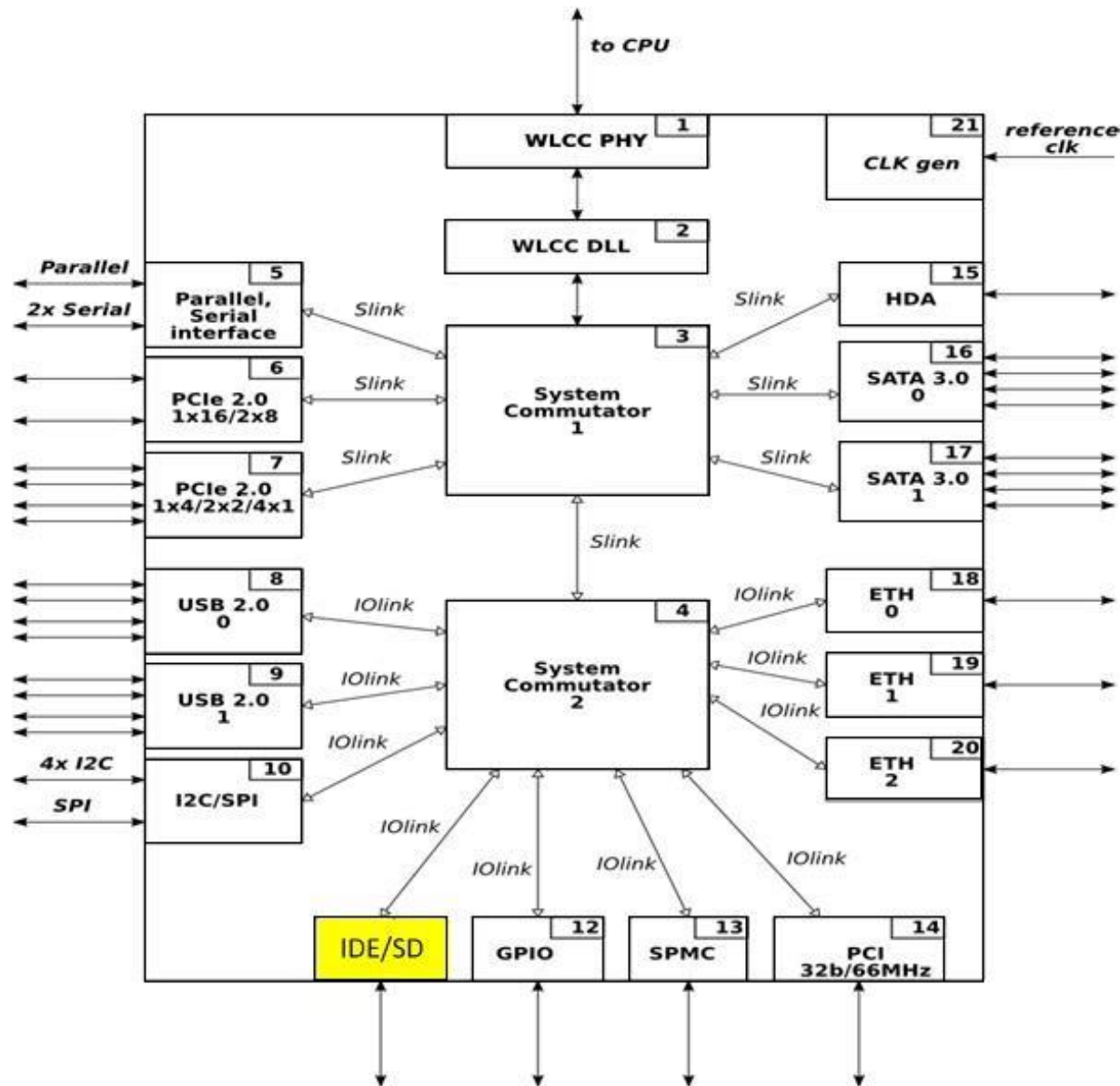
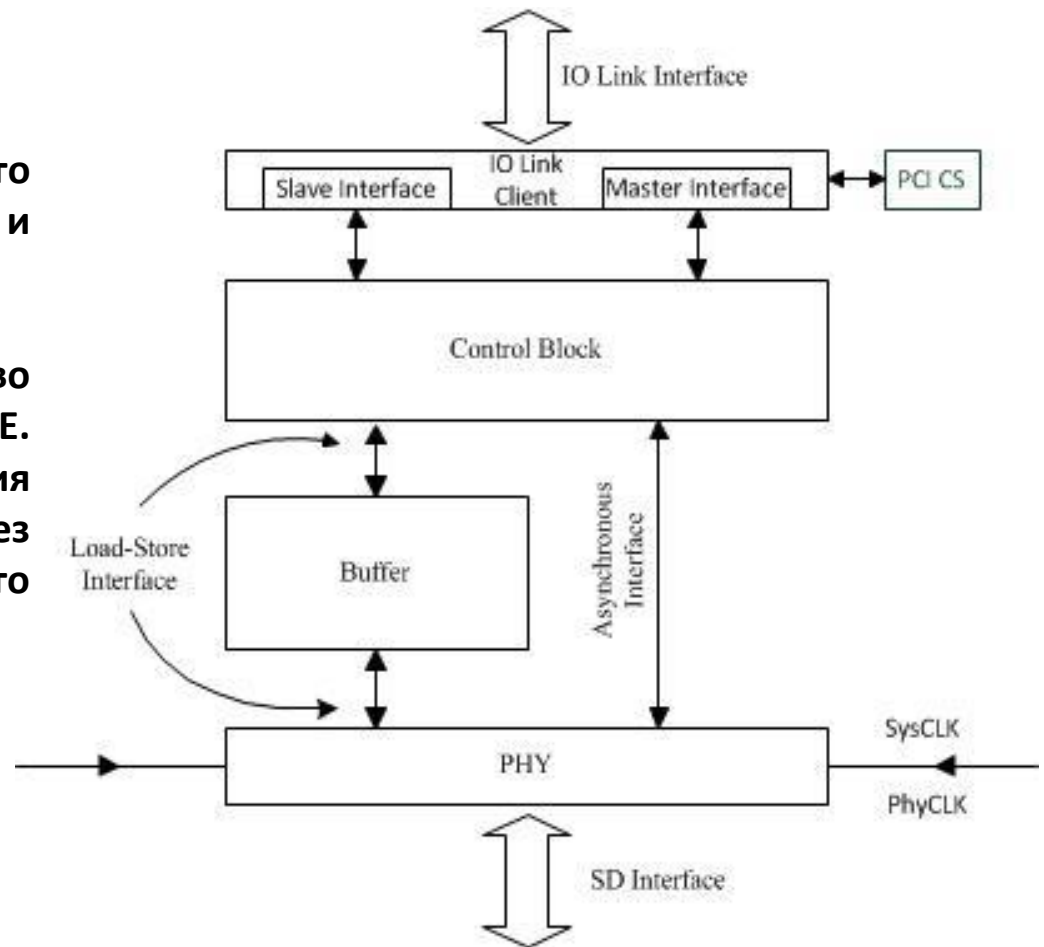


Схема верхнего уровня SD Host контроллера

1. Поддержка режимов прямого доступа в память (DMA) и процессорных запросов (PIO)

2. Конфигурационное пространство общее для SD Host контроллера и IDE. Процедура мультиплексирования функций осуществляется через внутренний бит конфигурационного пространства

3. Два домена синхронизации



Функциональные блоки SD Host контроллера IO Link клиент

- 1. Связь с системным коммутатором осуществляется через интерфейс IO Link**
- 2. Связь с блоком управления реализована через интерфейсы master и slave типа PCI в режимах прямого обращения в память (DMA) и процессорных запросов (PIO) соответственно**

Функциональные блоки SD Host контроллера

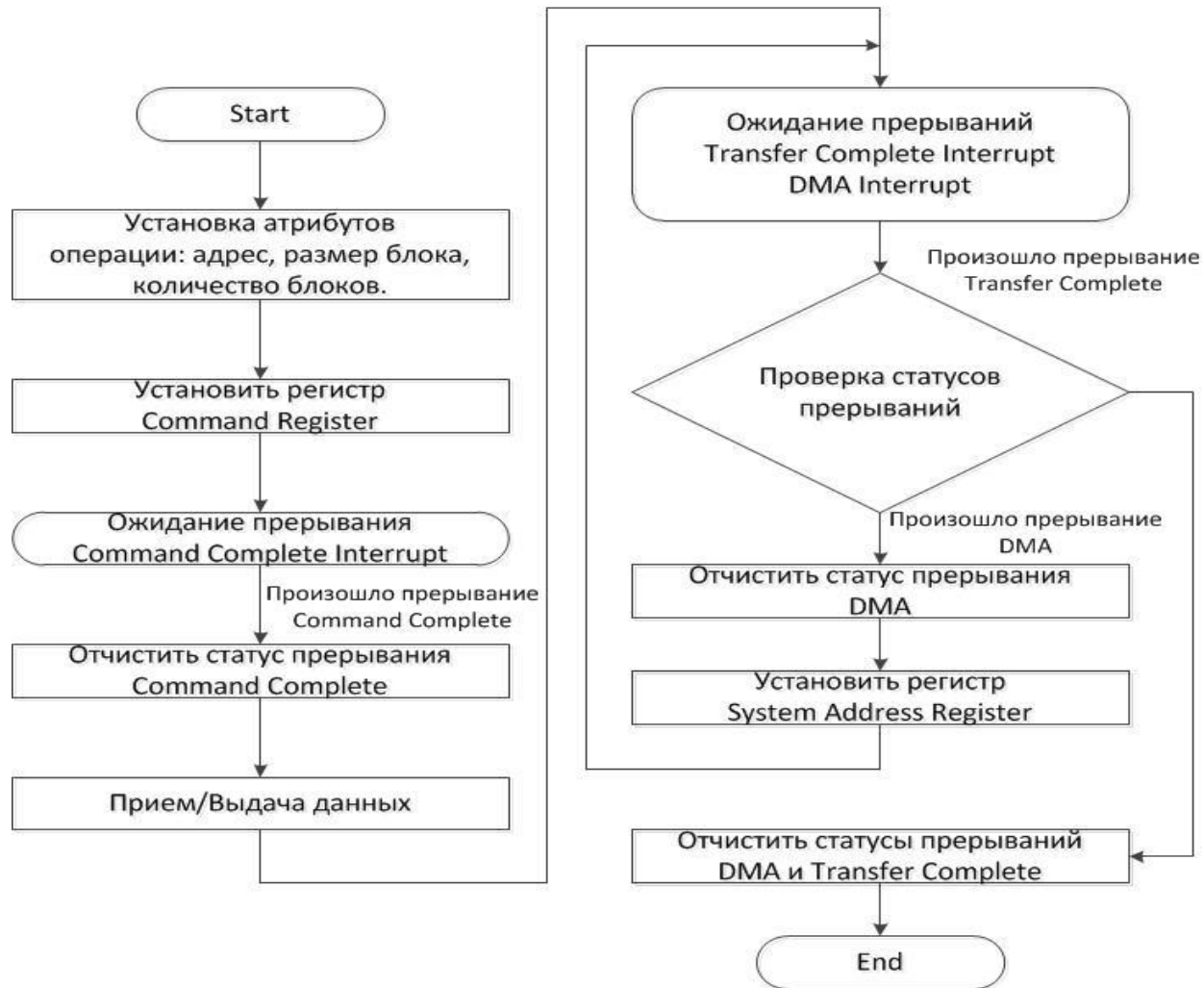
Блок управления

- 1. В блоке управления содержится все регистровое пространство SD Host контроллера. С помощью внутренних регистров ОС управляет работой устройства**
- 2. Выполняется процедура «Clock Gating» при делении сигнала синхронизации внешнего SD интерфейса относительно системной частоты**
- 3. Реализована процедура «Power Gating» по отключению сигнала синхронизации физического уровня для экономии энергопотребления**

Функциональные блоки SD Host контроллера

Блок управления

Управление контроллером в режиме DMA



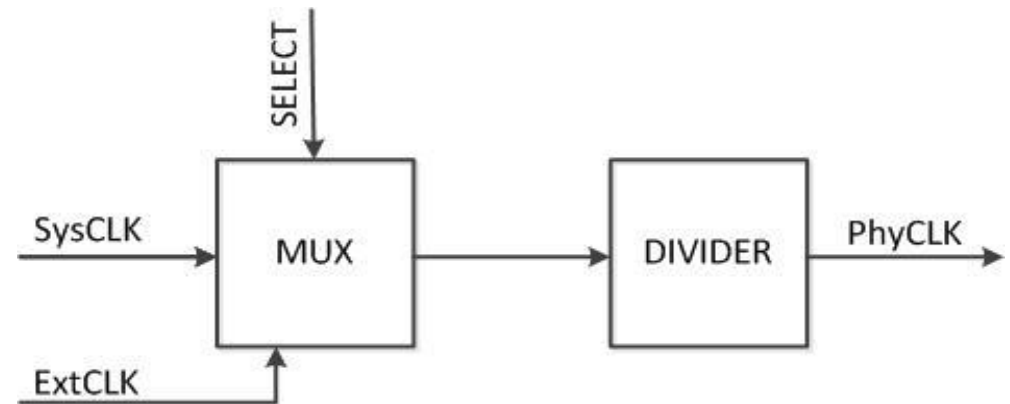
Функциональные блоки SD Host контроллера

Блок управления

Получение сигнала синхронизации PhyCLK

Имеется возможность подключения внешнего генератора синхросигнала

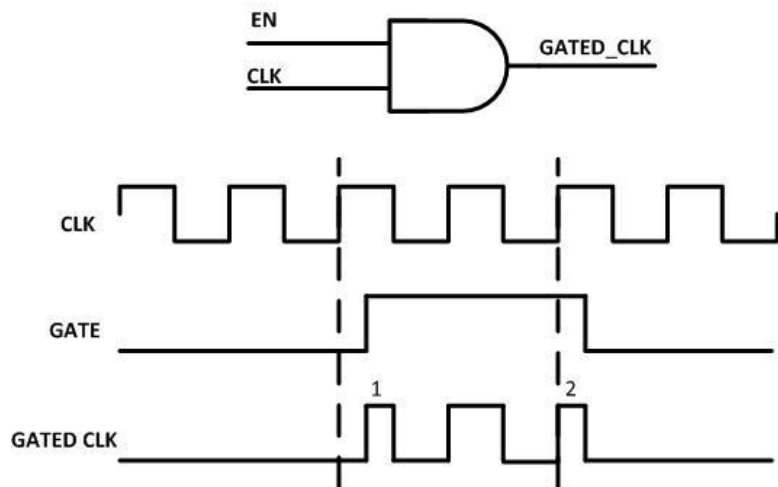
Процедура выборки между системным и внешним синхросигналами реализована с помощью программно доступного бита регистра Specific Purpose Register



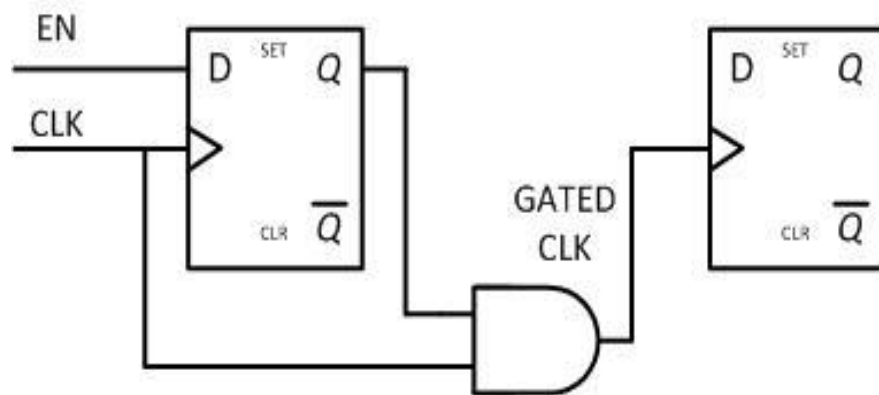
Функциональные блоки SD Host контроллера

Блок управления процедура «Power Gating»

Метод «Latch - Free»



Метод «Latch - Based»



Функциональные блоки SD Host контроллера

Буфер данных

- 1. Буфер 2К**
- 2. Один порт по записи и один порт по чтению**
- 3. Поддержка записи данных минимальным объемом 8 бит**

Функциональные блоки SD Host контроллера

Физический уровень

- 1. Последовательная передача и прием данных во внешнем SD интерфейсе**
- 2. Формирование CRC для команд и блоков данных. Проверка на ошибки CRC в ответах и принимаемых данных**
- 3. Поддержка режимов работы x1/x4. В режима x4 расчет CRC ведется для каждой линии данных отдельно**

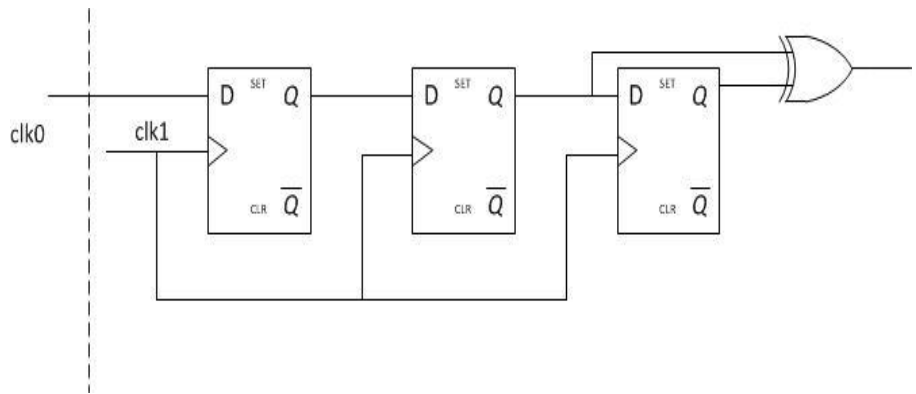
Внутренние интерфейсы SD Host контроллера

Load – Store интерфейс
(буфер данных –
физический уровень)

1. Пересинхронизация системной частоты на частоту физического уровня

2. Два асинхронных FIFO буфера работающих по принципу Грея по записи и чтению данных из физического уровня

Асинхронный интерфейс
(блок управления –
физический уровень)



Результаты

1. Разработан SD Host контроллер со следующими характеристиками:

- Поддержка обращений в режимах процессорных запросов (PIO) и запросов прямого доступа в память (DMA)
- Поддержка работы в режиме «High Speed» с максимально возможной частотой в данном режиме 50МГц и напряжением питания 3.0В
- Максимальный объем блока передаваемых данных не более 512 байт
- На внешнем интерфейсе реализована поддержка режимов работы x1/x4

2. Подготовлено RTL описание SD Host контроллера. Составлен тест план

3. Проведена программная верификация и отладка в составе прототипа

Спасибо за внимание!