

УДК 004.35

Богданов А. Ю.^{1,2}

¹Московский Государственный Университет имени Н.Э. Баумана

²ЗАО «МЦСТ»

Комплексная отладка контроллера периферийных интерфейсов

В настоящее время компания ЗАО «МЦСТ» разрабатывает контроллер периферийных интерфейсов (КПИ). Он предназначен для использования в высокопроизводительных системах на кристалле с архитектурой «Эльбрус» и поддерживает интерфейсы Ethernet, Sata, IDE, PCI, PCI-Express, USB2.0, AC97, GPIO, IEEE1284, RS232, IOAPIC, PIC, I2C, SPI и IOLink.

На первых этапах разработки отладка КПИ проводилась исключительно программными средствами, реализующими исполнение набора тестов программным модулем, представляющим собой RTL-код на языке Verilog. Такой подход имел существенные недостатки, основными из которых были:

- низкая скорость выполнения тестов,
- невозможность подключения периферийных устройств.

Возможность их устранения появилась после реализации аппаратного макета КПИ. Было разработано тестирующее устройство (аппаратный контроллер), позволяющее формировать тестовые наборы для непосредственного исполнения на макете.

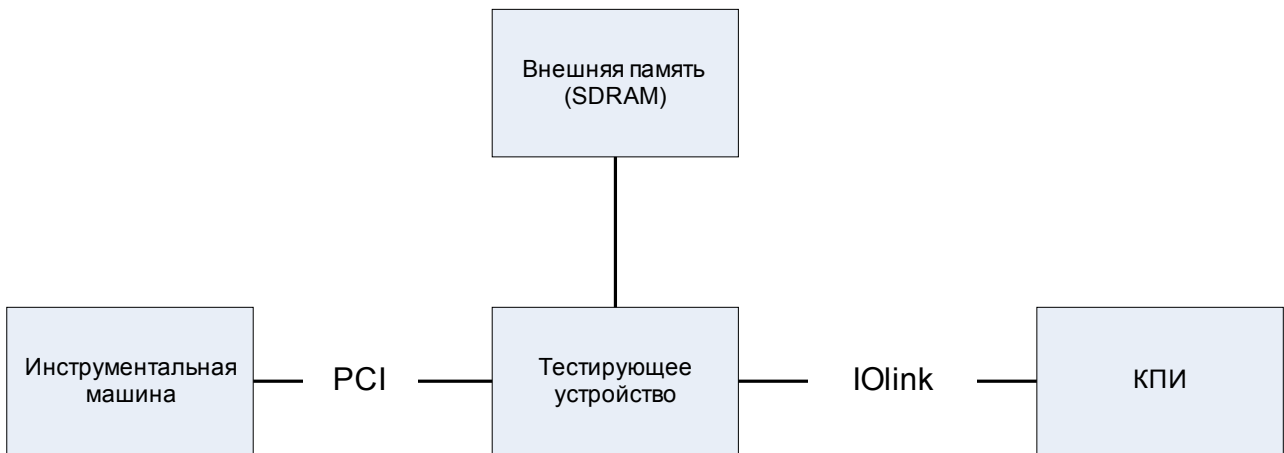


Рис. 1. Функциональная схема макета с тестирующим устройством.

Через шину PCI инструментальная машина посылает запросы к КПИ в виде PCI фрагментов IOlink пакетов запросов и считывает ответы на ранее поступившие запросы из тестирующего устройства.

Через шину IOlink тестирующее устройство посылает запросы к КПИ и получает ответы на них, которые сохраняются во внешней памяти.

Внешняя память служит для хранения запросов и ответов на них, поступающих в режиме DMA.

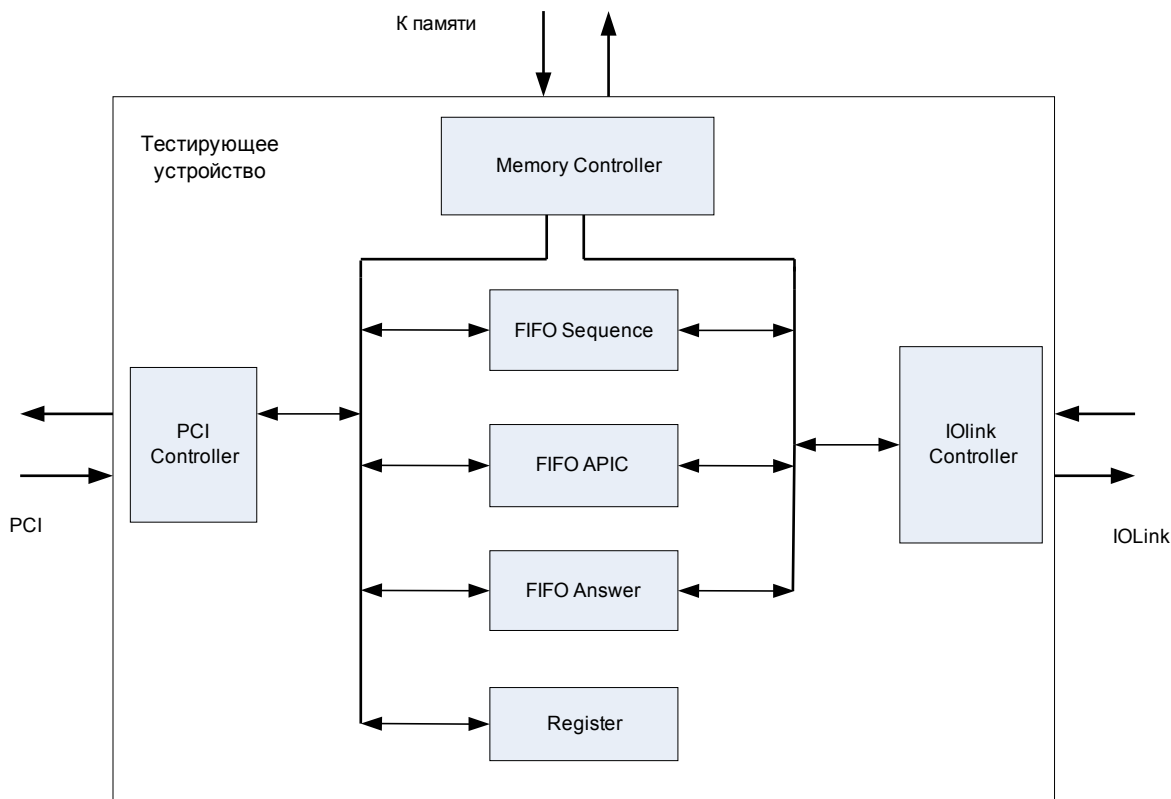


Рис. 2. Функциональная схема тестирующего устройства.

Устройство содержит несколько буферов FIFO следующего назначения:
 Memory Controller обеспечивает взаимодействие с внешней памятью,
 FIFO APIC хранит приходящие от КПИ прерывания,
 FIFO Answer накапливает ответы на запросы,
 FIFO Sequence последовательно буферизует запросы к КПИ,
 Register содержит регистры статуса и управления,
 IOlink Controller обеспечивает взаимодействие с IOlink интерфейсом,
 PCI Controller обеспечивает взаимодействие с шиной PCI.

Данное устройство позволило повысить скорость тестирования в 100 раз, появилась возможность проверки работы КПИ при подключении различных устройств (USB, SATA и т.д). Сочетание программных и аппаратных средств позволяет добиться наилучших результатов при отладке устройства.

Литература

1. PCI Local Bus Specification Revision 3.0 // PCI Special Interest Group, 2004.