

Московский физико-технический институт (государственный университет)  
Факультет радиотехники и кибернетики  
Кафедра информатики и вычислительной техники

Магистерская диссертация

**Организация подкачки кода и передачи  
управления с использованием предсказания  
переходов в микропроцессоре с  
архитектурой Эльбрус**

Студент: Абдуразаков Марат, группа 713  
Научные руководители: к.т.н. Груздов Ф.А.  
Волин В.С.

# Цель работы

Разработка устройства подкачки и передачи управления для микропроцессора с архитектурой Эльбрус, использующего предсказание перехода для уменьшения количества одновременно подкачиваемых и дешифрируемых потоков с целью сокращения потребляемой мощности

Основные требования:

- сохранение совместимости с исходными кодами архитектуры Эльбрус
- сравнимая производительность при меньших аппаратных и энергетических затратах

# Общие сведения

Задачи устройства подкачки:

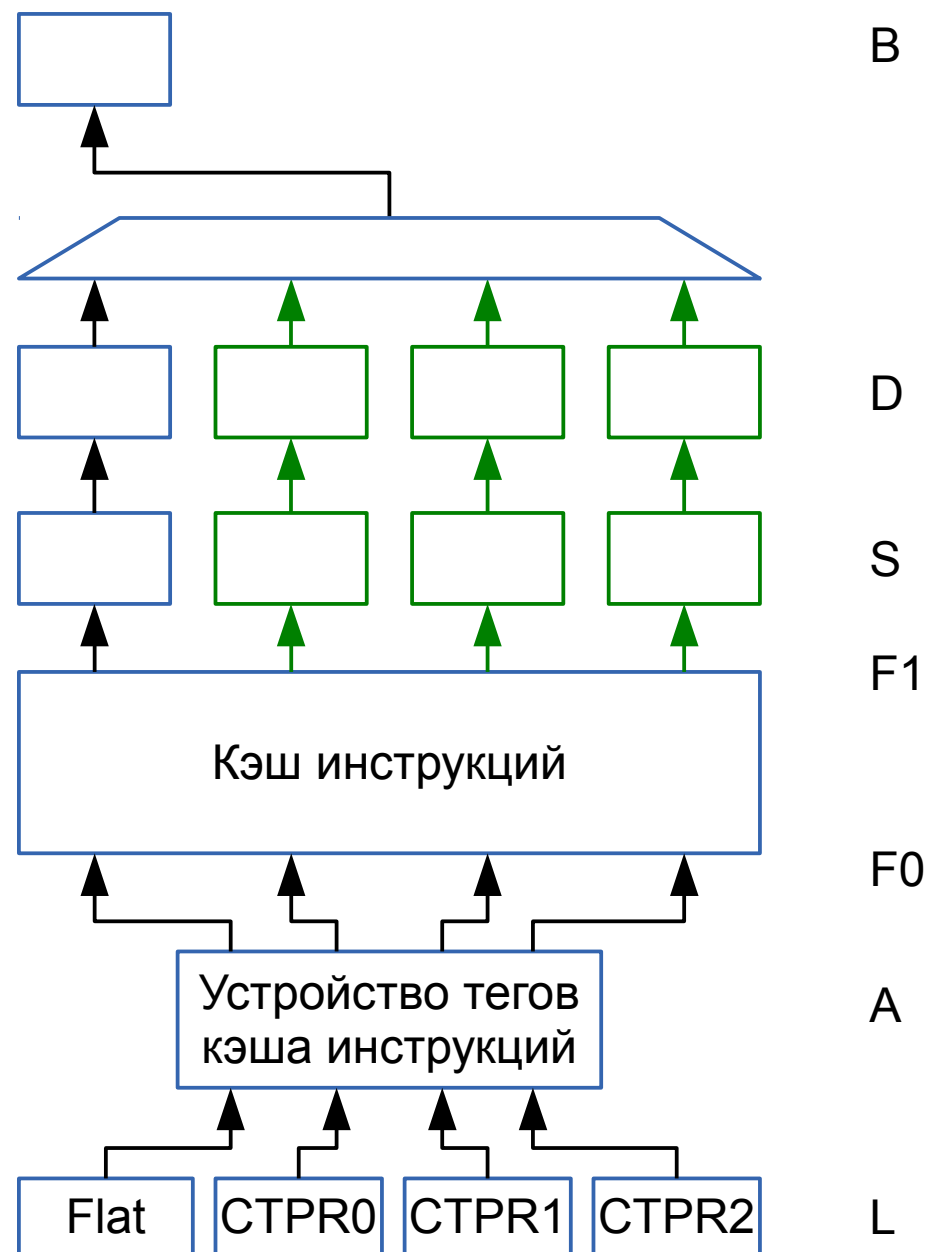
- спекулятивная подкачка для обеспечения кодом устройств декодирования и исполнения
- сокращение влияния задержек при доступе в память за кодом на общую производительность

# Подкачка и передача управления в E2S

- основной и три дополнительных канала
- 3 регистра передачи управления CTPR
- подкачка 8 двойных слов для каждого канала каждый такт
- команды подготовок заполняющие конвейеры дополнительных каналов
- переключение конвейера на подготовленное направление

Недостатки:

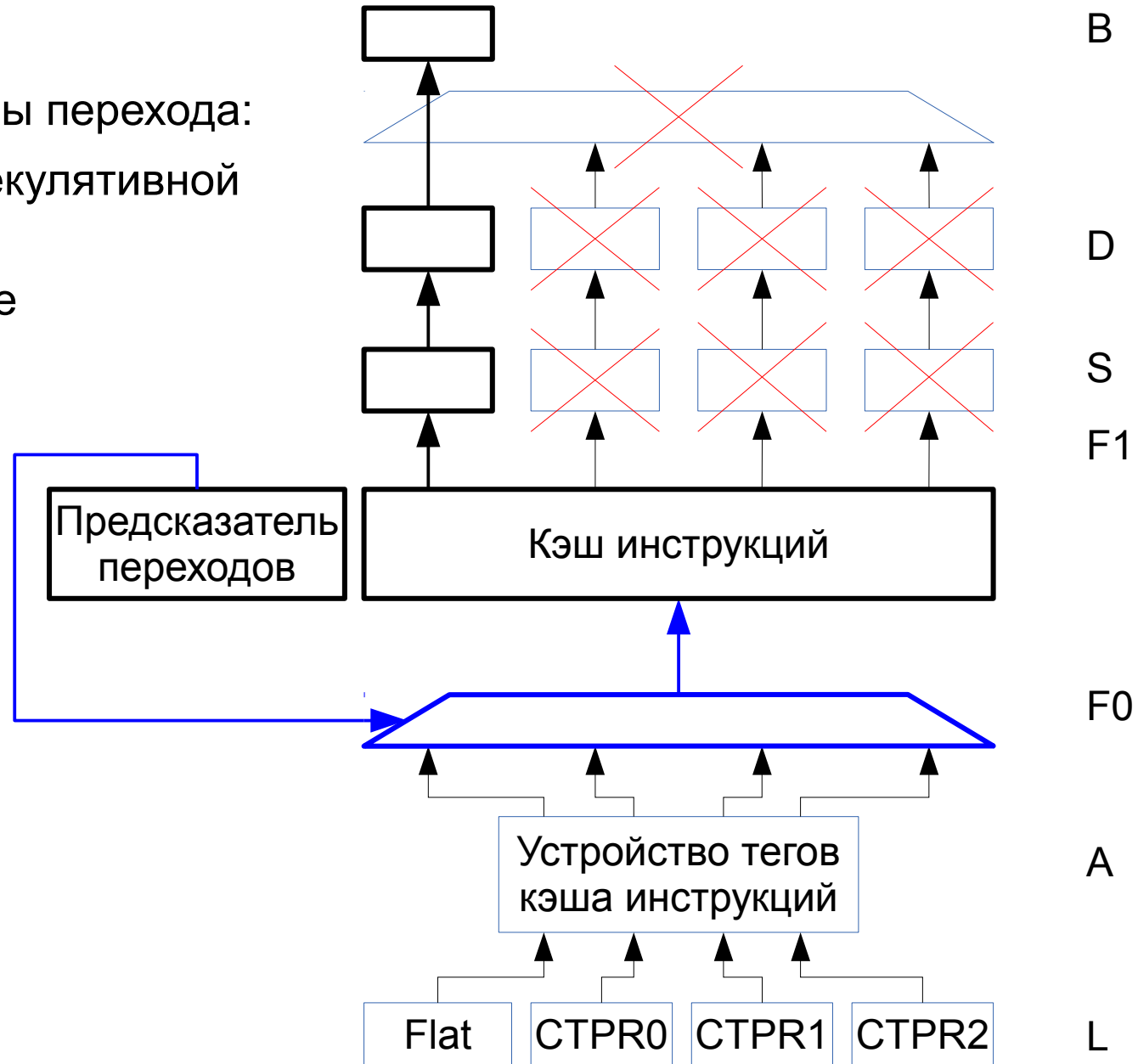
- большая ширина считываемых из кэша данных
- дополнительное оборудование



# Предсказание переходов

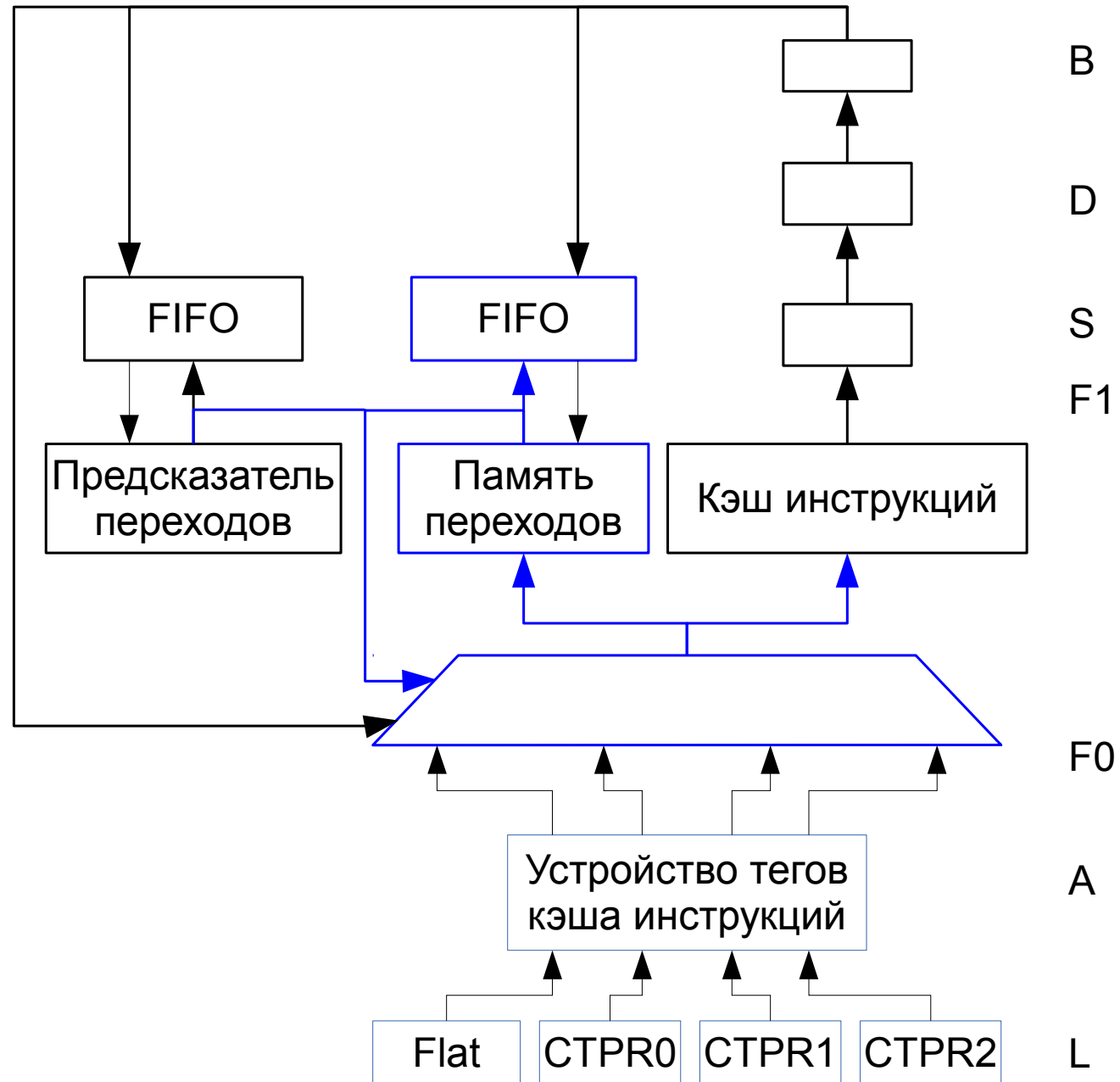
Исход исполнения команды перехода:

- адрес перехода для спекулятивной подкачки кода
- переход или исполнение следующей инструкции



# Общая структура устройства подкачки с предсказателем

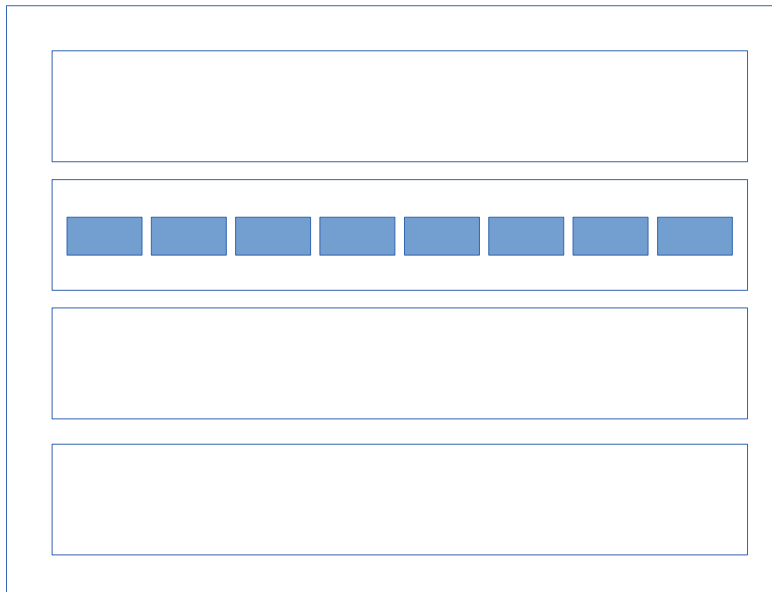
- сохранены регистры CTPR
- передача управления на фазе F0
- устранены конвейеры дополнительных каналов
- проверка правильности предсказаний на фазе B и выдача сигнала Misprediction
- обновление памяти переходов по результату исполнения на фазе B



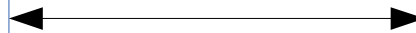
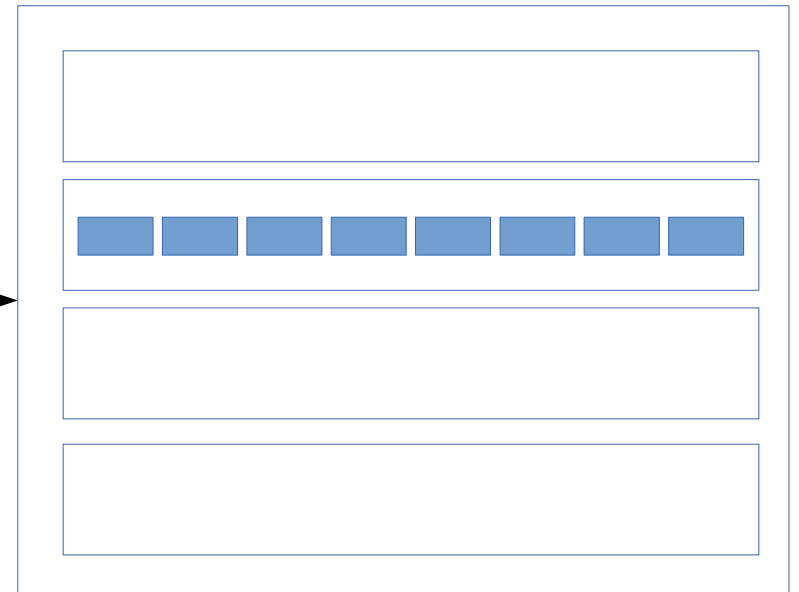
# Память переходов

- 2048 строк по 24 бита
- 4 банка
- 8 столбцов
- 2 порта

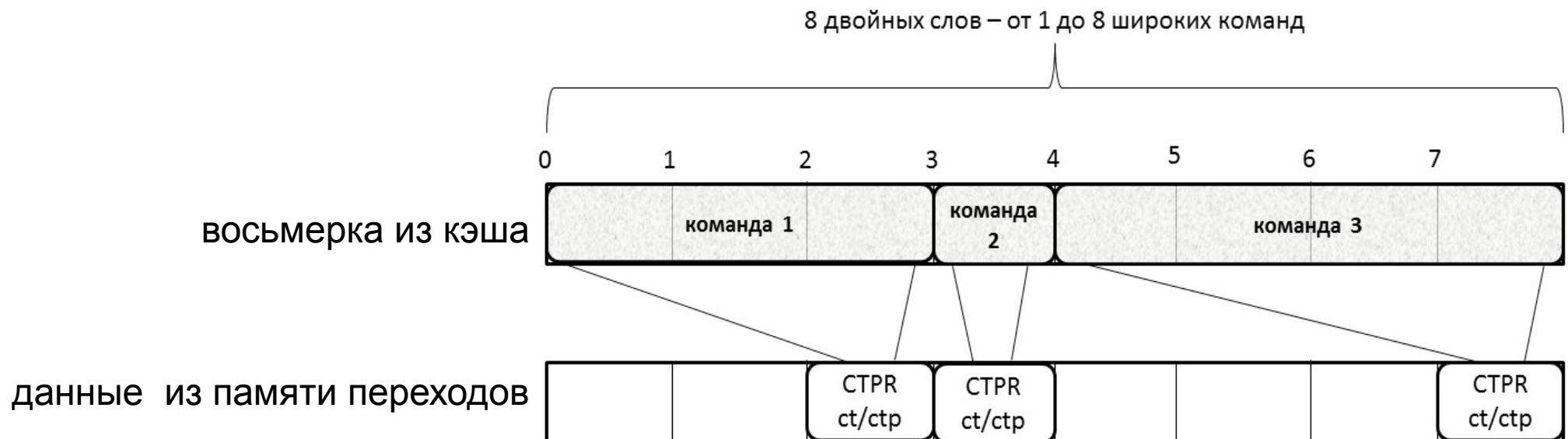
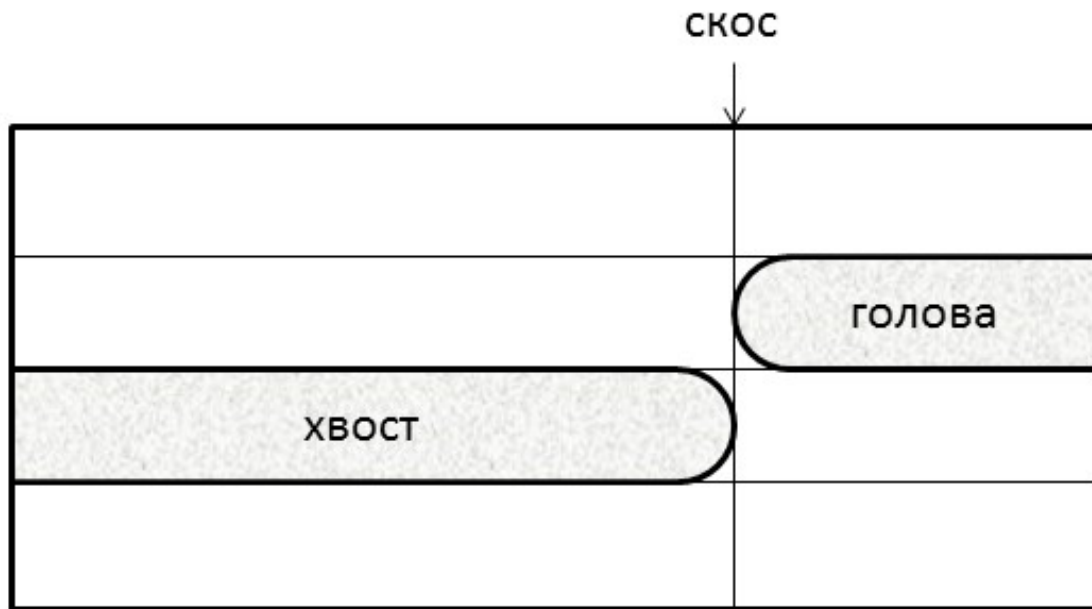
Кэш инструкций



Память переходов



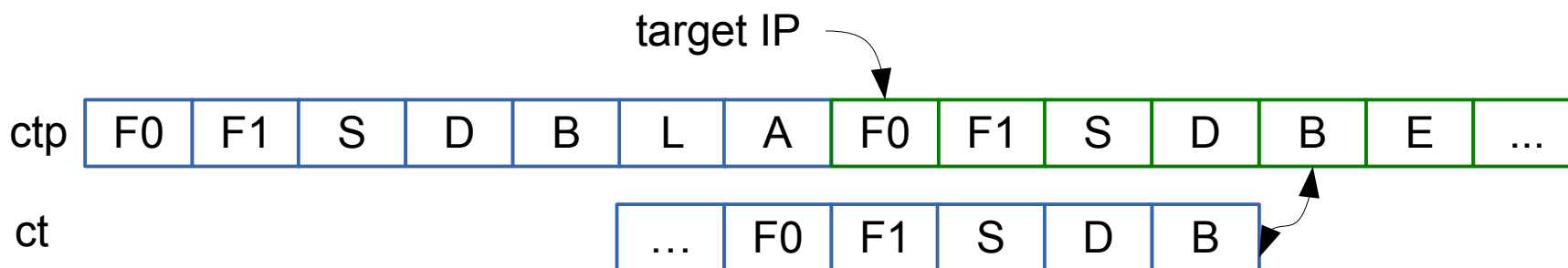
# Память переходов





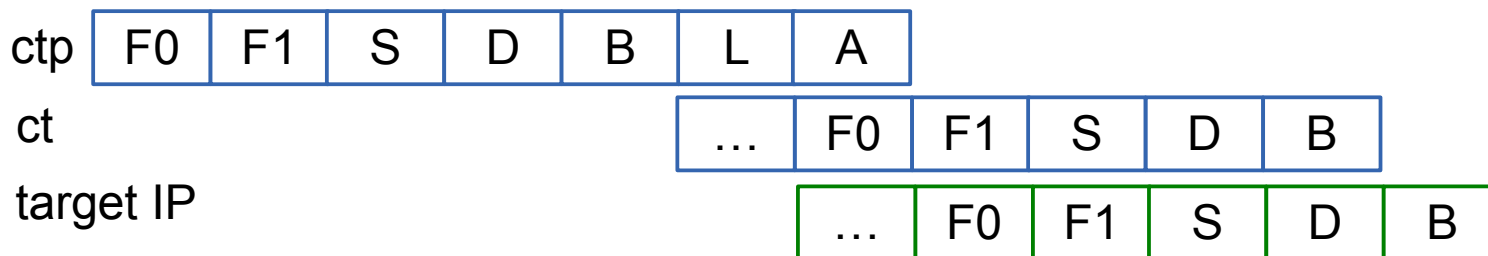
# Передача управления

в существующей реализации



- целевая команда для ctr безусловно качается до фазы D
- на фазе B команды ct выполняется передача управления и конвейер переключается на подготовленное направление

с предсказанием перехода

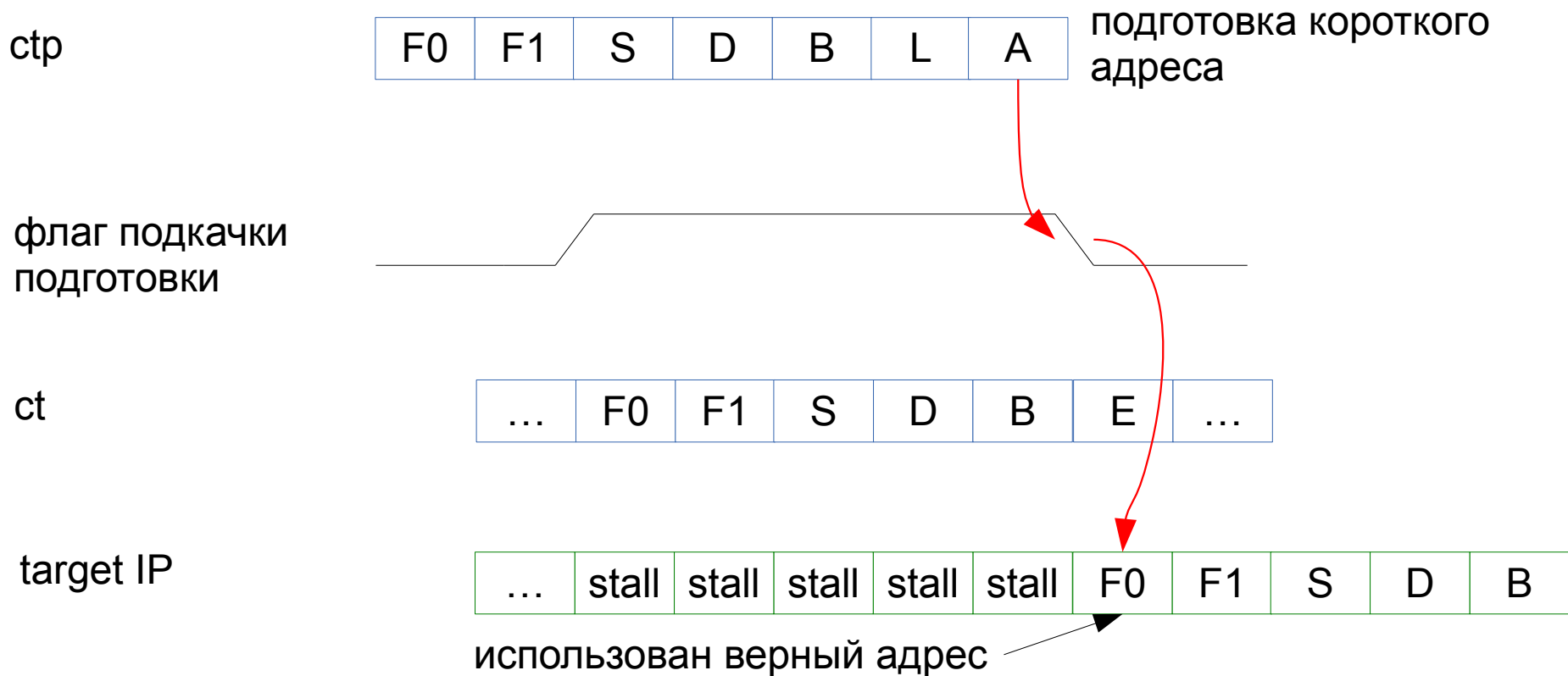


- ctr выполняется до фазы A
- передача управления на фазе F0 по предсказанию перехода с фазы F1
- target считывается из кэша только в случае предсказания

# Особые ситуации при подкачке

## Задержка передачи управления

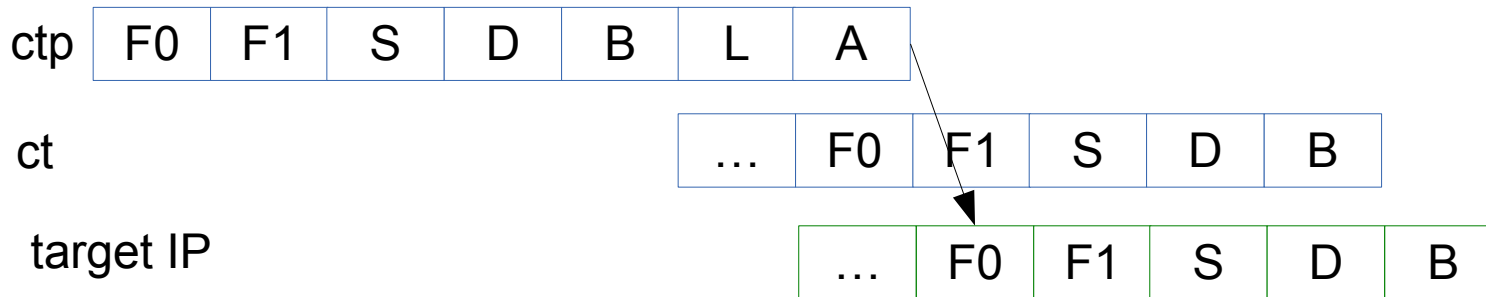
Близкое расположение подготовок к переходам



# Особые ситуации при подкачке

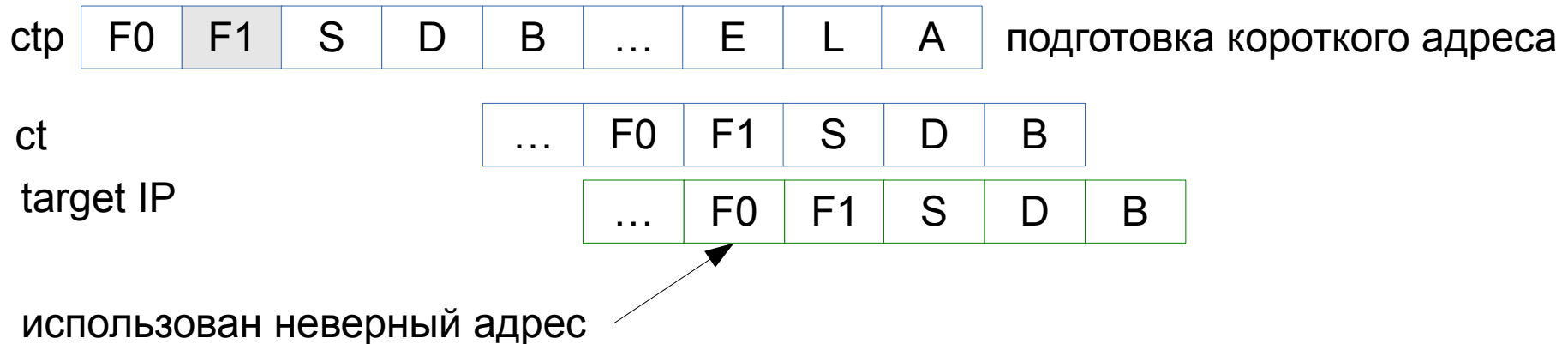
Переходы по неподготовленным адресам

Корректное исполнение предсказания перехода



Предсказание перехода до подготовки коротких адресов

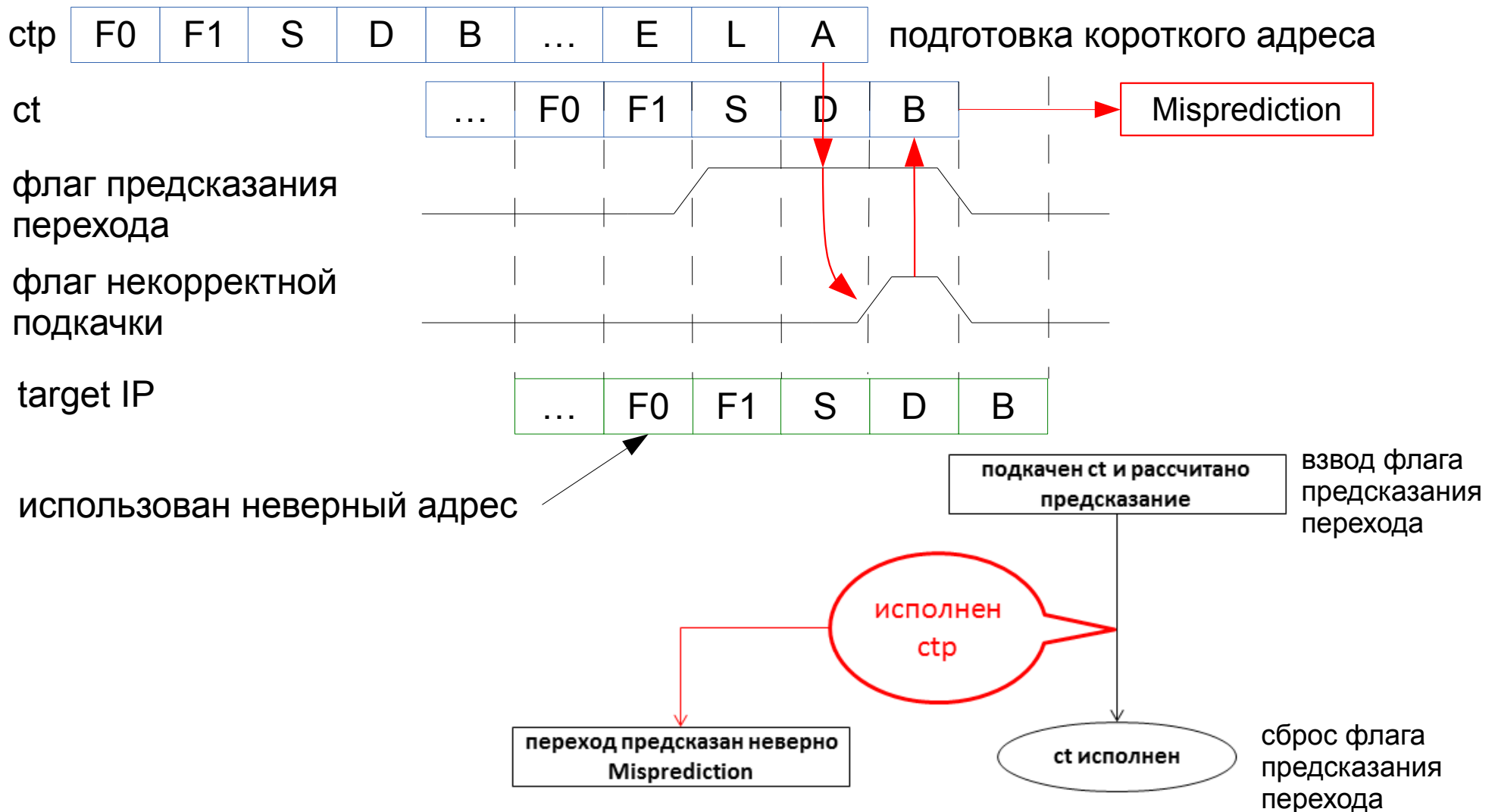
возможное отсутствие на фазе F1 информации о команде подготовки не позволяет выполнить задержку целевой команды по описанной ранее схеме



# Особые ситуации при подкачке

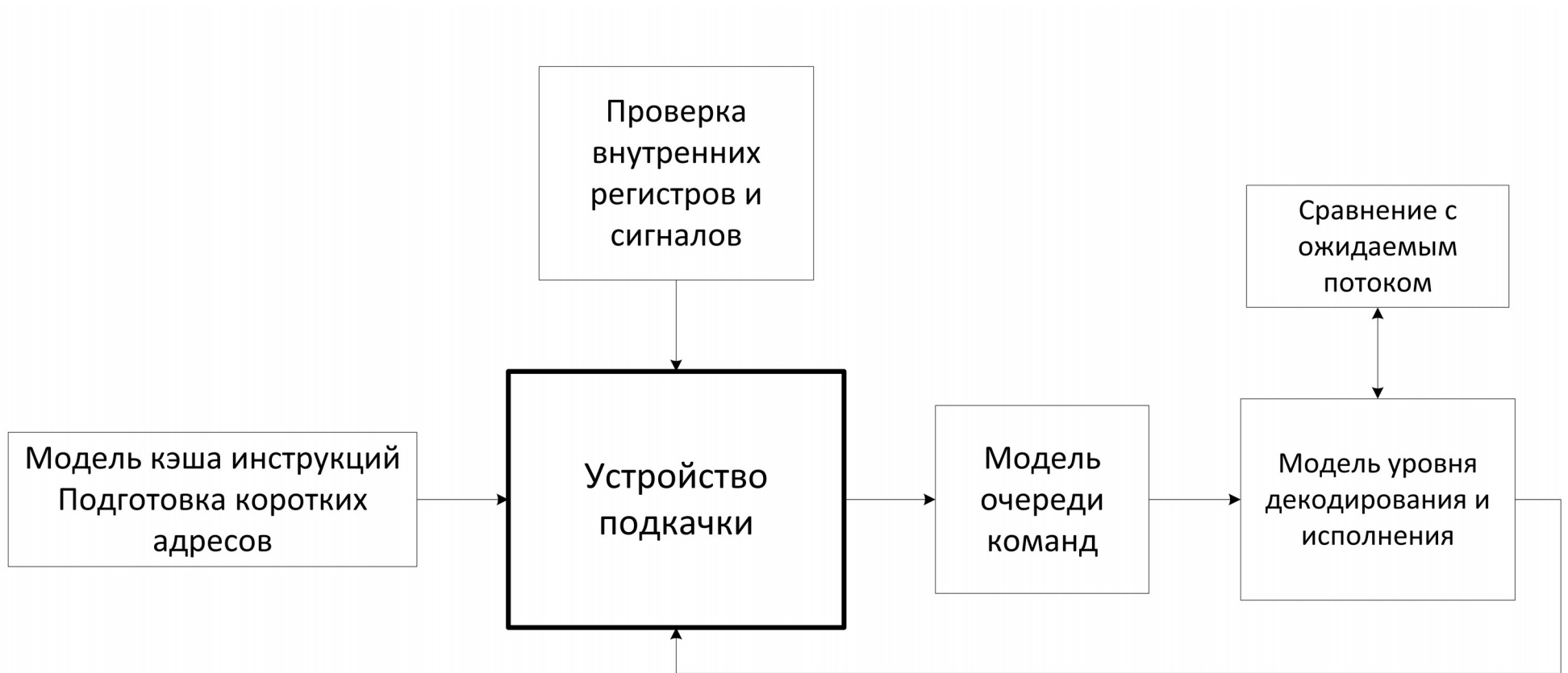
## Предотвращение переходов по неподготовленным адресам

Предсказание перехода до подготовки коротких адресов - промах



# Моделирование

- Более 50 миллионов тактов автономного моделирования



# Результаты

Разработано устройство подкачки и передачи управления, соответствующее набору команд архитектуры Эльбрус:

- площадь добавленной логики устройства подкачки и передачи управления с предсказателем —  $0.3\text{мм}^2$  (в том числе собственно предсказатель —  $0.1\text{мм}^2$ , память переходов —  $0.19\text{мм}^2$ )
- площадь сокращаемого оборудования —  $0.5\text{мм}^2$  (памяти —  $0.2\text{мм}^2$ ; логики —  $0.3\text{мм}^2$ , что соответствует 20 тыс. триггеров и логики фаз S и D конвейера)
- площадь устройства сокращается на  $\sim 10\%$  по сравнению с существующим буфером команд и устройством передачи управления на том же техпроцессе

Проведена верификация, обнаружены и исправлены ошибки

Спасибо

# FIFO-очередь

